

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-333641

(43) 公開日 平成10年(1998)12月18日

(51) Int.Cl.⁶

G 0 9 G 3/30

識別記号

F I

G 0 9 G 3/30

K

審査請求 未請求 請求項の数10 F D (全 19 頁)

(21) 出願番号 特願平9-154320

(22) 出願日 平成9年(1997)5月29日

(71) 出願人 000001443

カシオ計算機株式会社

東京都渋谷区本町1丁目6番2号

(72) 発明者 山田 裕康

東京都青梅市今井3丁目10番地6 カシオ
計算機株式会社青梅事業所内

(72) 発明者 塩谷 雅治

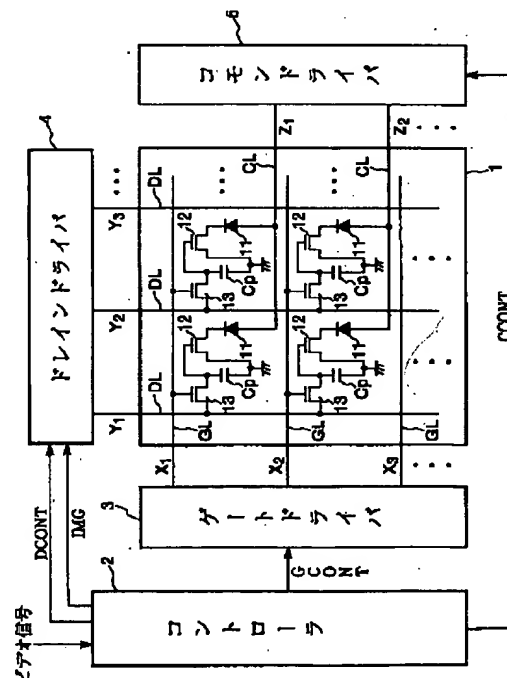
東京都青梅市今井3丁目10番地6 カシオ
計算機株式会社青梅事業所内

(54) 【発明の名称】 表示装置及びその駆動方法

(57) 【要約】

【課題】 画素毎及びパネル毎に均一な発光光量を得、画像品位をよくする。

【解決手段】 コントローラ2は、2進表現された画像信号を1フレーム単位で保存する。コントローラ2は、保存した1フレーム分の画像信号の各桁の値に従って2階調の画像データで表示する画像を表す複数のサブフィールドに1フレームを分割する。このサブフレーム毎の2階調の画像データは、ゲートドライバ3の選択に従い、行毎にドレインドライバ4から駆動用トランジスタ12のゲートに書き込まれる。この画像データが1のとき、駆動用トランジスタ12がオンされる。コモンドライバ5は、ゲートドライバ4による選択を終了した行の有機EL素子11の閾値以上の電圧を、サブフィールドに応じて所定の期間印加し、有機EL素子11を発光させる。各サブフィールドの画像が視覚的に合成されて、1フレーム中での階調が表現される。



【特許請求の範囲】

【請求項1】マトリクス状に配置された複数の発光素子と、それぞれ一端がこれらの発光素子の各々の一方の電極に接続され、他端に基準電圧が印加されている複数の第1のスイッチと、各前記第1のスイッチのオン・オフするデータを当該第1のスイッチに書き込む複数の第2のスイッチとを備える表示パネルと、

1フレームの画像を、この1フレームの画像を表示する期間である1フィールド中における画像の階調に応じて、それぞれの階調の画像で構成されるサブフィールドの画像に分割する画像処理手段と、

前記マトリクスの行の前記第2のスイッチを順次選択する選択駆動手段と、

前記画像処理手段によって分割されたサブフィールド毎の画像に応じて、各サブフィールドに選択された前記第2のスイッチに前記第1のスイッチをオン・オフするためのデータを出力するデータ駆動手段と、

前記マトリクスの行毎の前記発光素子の他方の電極に接続され、前記選択駆動手段が選択した行の前記第2のスイッチに対応する前記発光素子の前記他方の電極に、前記サブフィールド毎に定められた所定の期間、所定の電圧を印加する電圧駆動手段と、

を備えることを特徴とする表示装置。

【請求項2】マトリクス状に配置され、それぞれ一方の電極に基準電圧が印加されている複数の発光素子と、それぞれ一端がこれらの発光素子の各々の他方の電極に接続されている複数の第1のスイッチと、各前記第1のスイッチのオン・オフするデータを当該第1のスイッチに書き込む複数の第2のスイッチとを備える表示パネルと、

1フレームの画像を、この1フレームの画像を表示する期間である1フィールド中における画像の階調に応じて、それぞれの階調の画像で構成されるサブフィールドの画像に分割する画像処理手段と、

前記マトリクスの行の前記第2のスイッチを順次選択する選択駆動手段と、

前記画像処理手段によって分割されたサブフィールド毎の画像に応じて、各サブフィールドに選択された前記第2のスイッチに前記第1のスイッチをオン・オフするためのデータを出力するデータ駆動手段と、

前記第1のスイッチのそれぞれの他端に接続され、前記選択駆動手段が選択した行の前記第2のスイッチに対応する前記第1のスイッチの他端に、前記サブフィールド毎に定められた所定の期間、所定の電圧を印加する電圧駆動手段と、

を備えることを特徴とする表示装置。

【請求項3】前記第1のスイッチは、前記第2のスイッチから書き込まれたデータに従ってオン・オフ駆動されるトランジスタから構成され、

前記トランジスタのオン抵抗は、前記発光素子の抵抗よ

りも十分に小さく、

前記トランジスタのオフ抵抗は、前記発光素子の抵抗よりも十分に大きい、

ことを特徴とする請求項1または2に記載の表示装置。

【請求項4】前記1フィールドの画像は、 2^n 階調の画像であり、

前記画像処理手段は、前記1フィールドを n 個のサブフィールドに分割するものであり、

前記電圧駆動手段は、前記 n 個のサブフィールドのそれぞれにおける前記所定の電圧を印加する前記所定の期間の比を $2^0:2^1:\dots:2^{n-1}$ とするものであり、

n は1以上の整数である、

ことを特徴とする請求項1乃至3のいずれか1項に記載の表示装置。

【請求項5】前記画像処理手段は、

前記1フィールド中での前記発光素子毎の画像をその階調に応じて、前記各サブフィールドに対応する複数の桁からなるデータに変換する画像変換手段と、

前記複数の桁からなるデータの各桁の値によって、前記各サブフィールドに前記第2のスイッチをオン・オフするためのデータを前記データ駆動手段に供給する画像決定手段とを有する、

ことを特徴とする請求項1乃至4のいずれか1項に記載の表示装置。

【請求項6】前記画像決定手段が供給するデータは、各サブフィールド単位で前記行分毎に前記データ駆動手段へ供給される、

ことを特徴とする請求項5に記載の表示装置。

【請求項7】前記選択駆動手段がサブフィールドにおける前記マトリクスの最終行の選択を終了した後の次のサブフィールドにおける前記マトリクスの第1行を選択する選択期間は、該最終行に選択された画素の発光期間と少なくとも部分的に重なる、

ことを特徴とする請求項1乃至6のいずれか1項に記載の表示装置。

【請求項8】前記複数の発光素子の各前記他方の電極は、前記マトリクスの各行単位で、前記行方向に同じ幅で共通して形成されたものである、

ことを特徴とする請求項1乃至7のいずれか1項に記載の表示装置。

【請求項9】各前記発光素子は、有機エレクトロルミネッセンス素子によって構成される、

ことを特徴とする請求項1乃至8のいずれか1項に記載の表示装置。

【請求項10】マトリクス状に配置された複数の発光素子と、それぞれ一端がこれらの発光素子の各々の一方の電極に接続されている複数の第1のスイッチと、これら第1のスイッチの各々をオン・オフする第2のスイッチとを備え、前記複数の発光素子の他方の電極または前記複数の第1のスイッチの他端のうち的一方に基準電圧が

印加され、前記複数の発光素子の他方の電極または前記複数の第1のスイッチの他端のうちの他方が各行毎に接続されている表示パネルを有する表示装置の駆動方法であって、

前記表示パネルに表示される1フィールドの画像を、1フィールド中における画像の階調に応じて、それぞれの階調の画像で構成される複数のサブフィールドの画像に分割する画像処理ステップと、

前記マトリクス of 行毎に前記第2のスイッチを順次選択してオンする選択駆動ステップと、

前記画像処理ステップで分割されたサブフィールド毎の画像に応じて、各サブフィールドに選択された前記第2のスイッチに前記第1のスイッチをオン・オフするためのデータを出力するデータ駆動ステップと、

前記複数の発光素子の他方の電極または前記複数の第1のスイッチの他端のうちの他方に、前記サブフィールド毎に定められた所定の期間、所定の電圧を印加する電圧駆動ステップと、

を含むことを特徴とする表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表示装置及びその駆動方法に関し、特に有機EL表示装置の階調表示に好適な表示装置及びその駆動方法に関する。

【0002】

【従来の技術】モバイルコンピューティングが盛んになるにつれて、平面型の表示装置に対する需要がますます増してきている。平面型の表示装置としては、従来、液晶表示装置が一般に用いられている。しかしながら、液晶表示装置には、視野角が狭い、応答特性が悪いといった問題がある。

【0003】これに対し、視野角が広く、しかも応答特性がよい平面型の表示装置として、近年、有機EL（エレクトロルミネッセンス）表示装置が注目されている。ドットマトリクス表示を行う有機EL表示装置に使用される有機ELパネルの各画素は、例えば、図13に示すように、有機EL素子61と、メモリTFT（Thin Film Transistor）で構成される駆動用トランジスタ62と、TFTで構成される選択用トランジスタ63とから構成される。そして、選択用トランジスタ63のゲートはゲートドライバ（図示せず）に接続されたゲートラインGLに接続され、ドレインはドレインドライバ（図示せず）に接続されたドレインラインDLに接続される。また、各選択用トランジスタ63のソースは、それぞれ対応する駆動用トランジスタ62のゲートに接続されている。また、駆動用トランジスタ62のソースは有機EL素子61のカソードに接続され、ドレインは接地されている。そして、すべての有機EL素子61のアノードには、基準電位V_{dd}が印加されるように接続されている。

【0004】この有機EL表示装置にフルカラー画像を表示する場合など、ドレインドライバからドレインラインDL及び選択用トランジスタ63を介して駆動用トランジスタ62に印加する電圧をそれぞれ制御し、駆動用トランジスタ62のソース・ドレイン間電流を制御することによって、各々の有機EL素子61の発光輝度を変え、階調表示を行っていた。

【0005】すなわち、図14の特性図に示すように、基準電圧V_{dd}を一定にして、すなわち、駆動用トランジスタ63のソース・ドレイン間電圧V_{sd}を一定にして、ゲート電圧V_gを変化させることによってソース・ドレイン間電流I_{sd}が変化する。これにより、有機EL素子61に流れる電流の量が増減し、有機EL素子61内の有機EL層における正孔と電子との結合時に励起されるエネルギーが変化することによって、有機EL素子61が発する光の量が増減する。

【0006】しかしながら、画素数の増大に伴い、1パネル内のすべての有機EL素子61に接続される駆動用トランジスタ62のゲート電圧＝ソース・ドレイン間電流の特性を均一にすることは、きわめて困難なことであるため、駆動用トランジスタ62のゲートに印加する電圧の値が同じであっても、ソース・ドレイン間の電流にバラツキが生じる。また、同様に選択用トランジスタ63のトランジスタ特性にもバラツキが生じているので、これらのトランジスタ62、63の特性の相乗効果により、有機EL素子61を流れる電流の値、言い換えれば注入される正孔の量と電子の量もバラツキが著しく大きくなる。従って、ドレインラインDLに同じデータ信号を出力しているにもかかわらず、画素毎に有機EL素子61の発光光量がばらついてしまい、これにより、有機ELパネルに表示される画像の品位が悪くなるという問題があった。

【0007】また、パネル毎に駆動用トランジスタ62の静特性にばらつきが生じる。これにより、個々の有機EL表示装置毎に表示される画像品位にばらつきが生じるという問題があった。これらの問題は、有機ELパネルの歩留まりが低下するという問題を招く。

【0008】

【発明が解決しようとする課題】本発明は、上記従来技術の問題点を解消するためになされたものであり、画素毎及びパネル毎に均一な発光光量が得られ、画像品位がよい表示装置及びその駆動方法を提供することを目的とする。

【0009】

【課題を解決するための手段】上記目的を達成するため、本発明の第1の観点にかかる表示装置は、マトリクス状に配置された複数の発光素子と、それぞれ一端がこれらの発光素子の各々の一方の電極に接続され、他端に基準電圧が印加されている複数の第1のスイッチと、各前記第1のスイッチのオン・オフするデータを当該第1

のスイッチに書き込む複数の第2のスイッチとを備える表示パネルと、1フレームの画像を、この1フレームの画像を表示する期間である1フィールド中における画像の階調に応じて、それぞれの階調の画像で構成されるサブフィールドの画像に分割する画像処理手段と、前記マトリクス of 行の前記第2のスイッチを順次選択する選択駆動手段と、前記画像処理手段によって分割されたサブフィールド毎の画像に応じて、各サブフィールドに選択された前記第2のスイッチに前記第1のスイッチをオン・オフするためのデータを出力するデータ駆動手段と、

前記マトリクス of 行毎の前記発光素子の他方の電極に接続され、前記選択駆動手段が選択した行の前記第2のスイッチに対応する前記発光素子の前記他方の電極に、前記サブフィールド毎に定められた所定の期間、所定の電圧を印加する電圧駆動手段と、を備えることを特徴とする。

【0010】この表示装置は、また、マトリクス状に配置され、それぞれ一方の電極に基準電圧が印加されている複数の発光素子と、それぞれ一端がこれらの発光素子の各々の他方の電極に接続されている複数の第1のスイッチと、各前記第1のスイッチのオン・オフするデータを当該第1のスイッチに書き込む複数の第2のスイッチとを備える表示パネルと、1フレームの画像を、この1フレームの画像を表示する期間である1フィールド中における画像の階調に応じて、それぞれの階調の画像で構成されるサブフィールドの画像に分割する画像処理手段と、前記マトリクス of 行の前記第2のスイッチを順次選択する選択駆動手段と、前記画像処理手段によって分割されたサブフィールド毎の画像に応じて、各サブフィールドに選択された前記第2のスイッチに前記第1のスイッチをオン・オフするためのデータを出力するデータ駆動手段と、前記第1のスイッチのそれぞれの他端に接続され、前記選択駆動手段が選択した行の前記第2のスイッチに対応する前記第1のスイッチの他端に、前記サブフィールド毎に定められた所定の期間、所定の電圧を印加する電圧駆動手段と、を備える構成としてもよい。

【0011】この表示装置によれば、1フィールドにおける画素の階調に応じて前記電圧駆動手段が前記発光素子の前記他方の電極に前記所定の電圧を印加する期間を制御することによって、1フィールド中で前記発光素子が発光する期間が決まる。また、前記第1のスイッチに書き込むデータは、前記発光素子の発光／非発光のみを決めているだけで、発光時にはどの発光素子にも前記所定の電圧が印加されているので、前記発光素子はほぼ同じ明るさで発光する。このため、サブフィールドに分割された画像が視覚的に合成して1フィールドの画像となるときに、前記発光素子の明るさは、発光期間に従って決められているように見える。このため、この表示装置では、同一の階調における画素の明るさをどの発光素子においてもほぼ一定にすることができるので、画像品位

の高い画像を表示することができる。また、表示パネル毎に表示のばらつきが生じることがない。

【0012】なお、ここで、前記第1のスイッチは、例えば、ゲート絶縁膜に不純物をドーブし、ゲートにデータを書き込めるようにしたメモリトランジスタを用いることができる。また、トランジスタとこのトランジスタをオン・オフするためのデータを保持するためのキャパシタ（コンデンサ）とによって前記第1のスイッチを構成することもできる。

10 【0013】また、前記所定の電圧は、例えば、前記第1のスイッチをオンにしたときに、前記発光素子にその閾値よりも高い電圧を印加することができるレベルの電圧のことをいう。また、この表示装置における階調とは、画像の明暗のみを意味するものである。

【0014】上記表示装置において、前記第1のスイッチは、前記第2のスイッチから書き込まれたデータに従ってオン・オフ駆動されるトランジスタから構成され、前記トランジスタのオン抵抗は、前記発光素子の抵抗よりも十分に小さく、前記トランジスタのオフ抵抗は、前記発光素子の抵抗よりも十分に大きくすることを好適とする。

【0015】ここで、前記トランジスタのオン抵抗は、例えば、前記発光素子の抵抗の10分の1以下とするもので、前記トランジスタ及び前記発光素子に印加される電圧のほとんどが前記発光素子に分圧され、前記トランジスタのオン抵抗を無視できる位に、前記発光素子の抵抗より十分小さくするものである。一方、前記トランジスタのオフ抵抗は、前記トランジスタ及び前記発光素子に印加される電圧のうち前記発光素子に分圧される電圧がその閾値以下の電圧となるように、前記発光素子の抵抗より十分大きくするものである。

【0016】すなわち、このように前記トランジスタのオン抵抗及びオフ抵抗を設定することによって前記トランジスタの特性に多少のばらつきがあっても、前記発光素子が発光する光量にさほどばらつきが生じない。このため、均一な画像品位がよい画像を表示することができる。

【0017】上記表示装置において、前記1フィールドの画像は、 2^n 階調の画像であり、前記画像処理手段は、前記1フィールドを n 個のサブフィールドに分割するものであり、前記電圧駆動手段は、前記 n 個のサブフィールドのそれぞれにおける前記所定の電圧を印加する前記所定の期間の比を $2^0 : 2^1 : \dots : 2^{n-1}$ とするものであり、 n は1以上の整数とすることができる。

【0018】なお、この場合において、それぞれの発光量で前記発光素子を発光させる n 個のサブフィールドの順番は、任意である。

【0019】また、前記画像処理手段は、前記1フィールド中での前記発光素子毎の画像をその階調に応じて、前記各サブフィールドに対応する複数の桁からなるデー

タに変換する画像変換手段と、前記複数の桁からなるデータの各桁の値によって、前記各サブフィールドに前記第2のスイッチをオン・オフするためのデータを前記データ駆動手段に供給する画像決定手段とを有するものとすることができる。

【0020】このようにして1フィールドをサブフィールドに分割し、及び前記所定の電圧を印加する前記所定の期間の比を定めた場合には、階調の画像を表示することができる。また、前記画像処理手段を上記のように構成した場合、各発光素子をどのサブフィールドで発光させるかを容易に求めることができる。

【0021】ここで、前記画像決定手段が供給するデータは、各サブフィールド単位で前記行毎に前記データ駆動手段へ供給されるものとすることができる。

【0022】なお、上記表示装置において、前記選択駆動手段は、サブフィールドにおける前記マトリクスの最終行の選択を終了した後、前記電圧駆動手段が前記発光素子の他方の電極或いは前記第1のスイッチの他端に前記所定の電圧を印加する前記所定の期間が終了してから次のサブフィールドにおける前記マトリクスの第1行を選択するものとするることができる。

【0023】また、上記表示装置において、前記選択駆動手段がサブフィールドにおける前記マトリクスの最終行の選択を終了した後の次のサブフィールドにおける前記マトリクスの第1行を選択する選択期間は、該最終行に選択された画素の発光期間と少なくとも部分的に重なるものとすることができる。

【0024】なお、サブフィールドにおける前記マトリクスの第1行とはそのサブフィールド中で最初に選択される行のことをいい、サブフィールドにおける最終行とはそのサブフィールド中で最後に選択される行のことをいうのであって、必ずしも前記表示パネルにおける第1行及び最終行を意味するものではない。

【0025】上記表示装置において、前記複数の発光素子の各前記他方の電極は、前記マトリクスの各行単位で、前記行方向に同じ幅で共通して形成されたものとするを好適とする。

【0026】このように前記発光素子の前記他方の電極を形成することで、行方向の前記他方の電極を配線とつながりよりも抵抗値を低くすることができる。これにより、前記電圧駆動手段からの距離が長い前記他方の電極も距離が短い前記他方の電極にもほぼ同じレベルの電圧を印加することができる。このため、前記電圧駆動手段からの距離の長短に関わらず、各前記発光素子は、ほぼ同じ明るさの光を発することができる。

【0027】上記表示装置において、前記複数の発光素子は、前記マトリクスに所定の順序で配置されたそれぞれ赤、緑、青の光を発する3種類の発光素子から構成される、ものとすることができる。

【0028】このように、3種類の発光素子を所定の順

序で配置することによって、上記表示装置にフルカラー画像を表示することができる。

【0029】上記表示装置において、各前記発光素子は、有機エレクトロルミネッセンス素子によって構成されることを好適とする。

【0030】すなわち、有機エレクトロルミネッセンス素子は、応答特性がよいため、サブフィールド中で前記所定の電圧を印加する期間が短くても、十分に発光することができるからである。

【0031】また、上記目的を達成するため、本発明の第2の観点にかかる表示装置の駆動方法は、マトリクス状に配置された複数の発光素子と、それぞれ一端がこれらの発光素子の各々の一方の電極に接続されている複数の第1のスイッチと、これら第1のスイッチの各々をオン・オフする第2のスイッチとを備え、前記複数の発光素子の他方の電極または前記複数の第1のスイッチの他端のうちの一方に基準電圧が印加され、前記複数の発光素子の他方の電極または前記複数の第1のスイッチの他端のうちの他方が各行毎に接続されている表示パネルを有する表示装置の駆動方法であって、前記表示パネルに表示される1フィールドの画像を、1フィールド中における画像の階調に応じて、それぞれの階調の画像で構成される複数のサブフィールドの画像に分割する画像処理ステップと、前記マトリクスの行毎に前記第2のスイッチを順次選択してオンする選択駆動ステップと、前記画像処理ステップで分割されたサブフィールド毎の画像に応じて、各サブフィールドに選択された前記第2のスイッチに前記第1のスイッチをオン・オフするためのデータを出力するデータ駆動ステップと、前記複数の発光素子の他方の電極または前記複数の第1のスイッチの他端のうちの他方に、前記サブフィールド毎に定められた所定の期間、所定の電圧を印加する電圧駆動ステップと、を含むことを特徴とする。

【0032】前記第1のスイッチをオン・オフするためのデータは、1フィールドにおける階調に応じてサブフィールド毎に前記発光素子の発光／非発光を決めている。そして、前記電圧駆動ステップにおいて、各行毎に接続されている前記複数の発光素子の他方の電極または複数の第1のスイッチの他端のうちの他方に、サブフィールド毎に定められた所定の電圧を印加する期間を制御することによって、サブフィールド毎に前記発光素子の発光輝度（発光の期間）が制御される。このため、サブフィールドに分割された画像が視覚的に合成された1フィールドの画像となり、前記発光素子の明るさは、1フィールドにおける発光輝度の合計によって決められる。すなわち、この表示装置の駆動方法では、前記第1のスイッチ及び前記第2のスイッチをオン・オフするだけで階調制御できるため、同一の階調における画素の明るさをどの発光素子においても前記第1のスイッチ及び前記第2のスイッチの電気的特性のバラツキに実質的に左右

されずにほぼ一定にすることができる。従って、この表示装置の駆動方法によれば、画像品位の高い画像を表示することができる。

【0033】

【発明の実施の形態】以下、添付図面を参照して、本発明の実施の形態について説明する。

【0034】この実施の形態においては、1フレームの画像を実質的に表示する期間である1フィールドの期間を4個のサブフィールドに分割し、各サブフィールドにおける発光期間を1:2:4:8とすることによって、16階調を表示する有機EL表示装置を例として説明する。

【0035】図1は、この実施の形態の有機EL表示装置の構成を示すブロック図である。図示するように、この有機EL表示装置は、有機ELパネル1、コントローラ2、ゲートドライバ3、ドレインドライバ4、及びコモンドライバ5とから構成される。

【0036】有機ELパネル1の各画素は、図中の等価回路図に示すように、有機EL素子11と、駆動用トランジスタ12と、選択用トランジスタ13と、キャパシタCpとから構成される。

【0037】有機EL素子11は、閾値以上の電圧をアノード-カソード間に印加することによって発光する発光素子である。有機EL素子11のアノード-カソード間に閾値以上の電圧が印加されると、後述する有機EL層を電流が流れ、有機EL素子11は光を発する。有機EL素子11は、赤(R)、緑(G)、青(B)のそれぞれの色の光を発するものが、有機ELパネル1上に所定の順序でマトリクス状に配置されている。

【0038】駆動用トランジスタ12は、nチャネルのメモリTFTから構成される。駆動用トランジスタ12のゲートは選択用トランジスタ13のソースに、ドレインは有機EL素子11のカソード電極に接続され、ソースは接地(0V)されている。駆動用トランジスタ12は、有機EL素子11に供給する電力をオン・オフするスイッチとして使用される。駆動用トランジスタ12のゲートは、後述するドレインドライバ4から供給された駆動信号を保持する。

【0039】駆動用トランジスタ12は、後述するコモンドライバ5から有機EL素子11にコモン信号が印加されたとき、オン抵抗が有機EL素子11の抵抗より十分小さくなり(例えば、10分の1以下)、オフ抵抗が有機EL素子11の抵抗より十分に大きくなる(例えば、10倍以上)特性を有している。このため、駆動用トランジスタ12がオンしているときは、コモンドライバ5から出力された電圧のほとんどが有機EL素子11に分圧され、駆動用トランジスタ12の特性のばらつきに関わらず、有機EL素子11はほぼ同じ光量の光を発する。一方、駆動用トランジスタ12がオフしているときは、コモンドライバ5から出力された電圧のほとんど

が駆動用トランジスタ12のソースドレイン間に分圧され、有機EL素子11に閾値以上の電圧が印加されず、有機EL素子11は発光しない。

【0040】選択用トランジスタ13は、nチャネルのTFTから構成される。選択用トランジスタ13のゲートは有機ELパネル1の行(図の横方向)毎に設けられたゲートラインGLに、ドレインは有機ELパネル1の列(図の縦方向)毎に設けられたドレインラインDLに接続されている。また、ソースは駆動用トランジスタ12のゲートに接続されている。選択用トランジスタ13は、後述するドレインドライバ4からの駆動信号の駆動用トランジスタ12のゲートへの供給をオン・オフするスイッチとして用いられる。

【0041】キャパシタCpは、後述するドレインドライバ4から供給された駆動信号を少なくとも1サブフィールド期間保持する。キャパシタCpが保持する駆動信号は、駆動用トランジスタ12をオン・オフするために用いられ、キャパシタCpと駆動用トランジスタ12とで有機EL素子11を発光させるためのスイッチを形成する。

【0042】以下、有機ELパネル1の構造について詳しく説明する。図2は、有機ELパネル1の1画素分の構成を平面的に示す図であり、図3は、図2のA-A線断面図である。これらの図に示すように、有機EL素子11、駆動用トランジスタ12及び選択用トランジスタ13をガラス基板14の上に形成することによって、有機ELパネル1を構成している。

【0043】具体的に説明すると、ガラス基板14の上にアルミニウムからなるゲート金属膜で構成されるゲートラインGLと、ゲートラインGLと一体に形成された選択用トランジスタ13のゲート電極13aと、駆動用トランジスタ12のゲート電極12aとがパターン形成されている。ゲート電極GL、ゲート電極13a及びゲート電極12aの上には、陽極酸化膜14aが形成されている。さらに、ゲート電極12a上の陽極酸化膜14aの上には、窒化シリコンでなるゲート絶縁膜14bが形成されている。

【0044】ゲート電極13aの上側のゲート絶縁膜14bの上には、アモルファスシリコンでなる半導体層13dが形成されている。半導体層13d上の中央にはブロッキング層13eが形成され、その両側にはオーミック層13fが形成されている。そして、データラインDLと一体形成された選択用トランジスタ13のドレイン電極13bが、オーミック層13fに積層して形成されている。一方、その反対側には、選択用トランジスタ13のソース電極13cが、オーミック層13fに積層して形成されている。このようにして選択用トランジスタ13が形成される。なお、選択用トランジスタ13のソース電極13cは、層間絶縁膜14cに設けられたコンタクトホール15bを介して選択用トランジスタ12の

ゲート電極 12a に接続されている。

【0045】ゲート電極 12a の上側のゲート絶縁膜 14a の上には、アモルファスシリコンでなる半導体層 12d が形成されている。半導体層 12d の中央にはブロッキング層 12e が形成され、その両側にはオーミック層 12f が形成されている。そして、基準電圧ライン SL と一体形成された駆動用トランジスタ 12 のソース電極 12b が、オーミック層 12f に積層して形成されている。一方、その反対側には、駆動用トランジスタ 12 のドレイン電極 12c が、オーミック層 13f に積層して形成されている。このようにして駆動用トランジスタ 12 が形成される。なお、基準電圧ライン SL は接地されており、0V の電圧が印加されている。

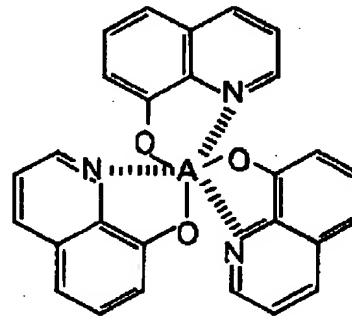
【0046】上記のようにして形成された駆動用トランジスタ 12 及び選択用トランジスタ 13 の上には、駆動用トランジスタ 12 のドレイン電極 12c の端部に形成されたコンタクトホール 15a を除いて、層間絶縁膜 14c が形成されている。層間絶縁膜 14c の上には、MgIn (Magnesium Indium) からなる可視光反射性のカソード電極 11a がパターン形成されている。カソード電極 11a は、コンタクトホール 15a を介して駆動用トランジスタ 12 のドレイン電極 12c と接続されている。カソード電極 11a の上には、R、G、B のそれぞれの色に発光する複数の発光層を有する有機 EL 層 11b が、マトリクス状に所定の配置で形成されている。そして、有機 EL 層 11b の上に、各ゲートライン GL に*

*対応してそれぞれマトリクスの行方向の画素領域に亘って延在し、列方向の画素領域に亘って互いに離間し、かつ同じ幅に設けられた ITO (Indium-Tin Oxide) からなる複数のアノード電極 11c が形成されている。このようにして、有機 EL 素子 11 が形成される。また、画素毎に基準電圧ライン SL とゲート絶縁膜 14b とゲート電極 12a により構成されたキャパシタ Cp が設けられている。

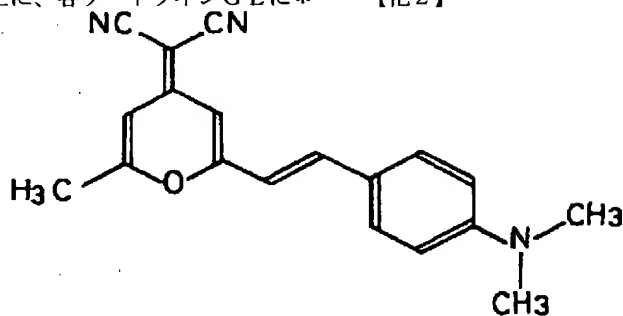
【0047】R 用の有機 EL 素子 11 の有機 EL 層 11b は、カソード電極 11a 側に形成された電子輸送性発光層と、アノード電極 11c 側に形成された正孔輸送層とからなる。

【0048】電子輸送性発光層は、化 1 に示す A1q3 内に化 2 に示す DCM-1 が分散されたものである。

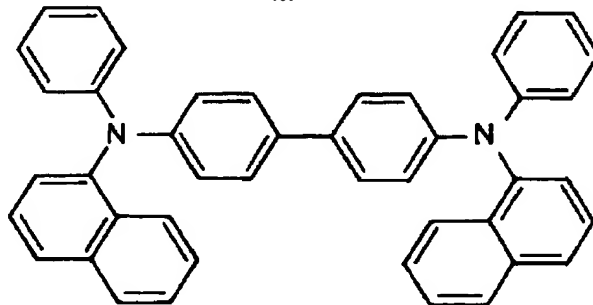
【化 1】



【化 2】



【0049】正孔輸送層は、化 3 に示す α -NPD からなる。 ※ 【化 3】

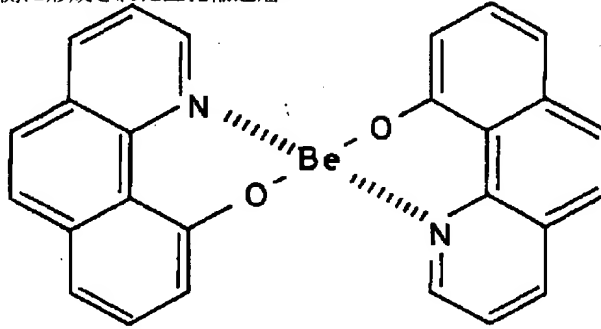


【0050】なお、電子輸送性発光層に用いられている A1q3 は、他に発光材料を含まない場合は、電子と正

孔との再結合に伴うエネルギーを吸収して緑色の光を発するが、A1q3 内に DCM-1 が分散されているこ

とにより、DCM-1が電子と正孔との再結合に伴うエネルギーを吸収し、赤色の光を発生する。

【0051】G用の有機EL素子11の有機EL層11bは、カソード電極11a側に形成された電子輸送性発光層と、アノード電極11c側に形成された正孔輸送層*



【0053】正孔輸送層は、R用の有機EL層11bの正孔輸送層と同じ α -NPDからなる。G用の有機EL素子11では、電子と正孔との再結合に伴うエネルギーを電子輸送性発光層のBe-bq2が吸収し、緑色の光を発生する。

【0054】B用の有機EL素子11の有機EL層11bは、カソード電極11a側に形成された電子輸送層と、アノード電極11c側に形成された正孔輸送層と、電子輸送層と正孔輸送層との間に形成された発光層とか※

*とからなる。

【0052】電子輸送性発光層は、化4に示すBe-bq2からなる。

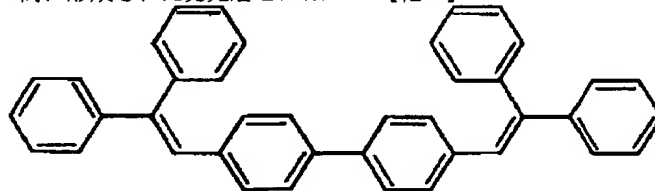
【化4】

※らなる。

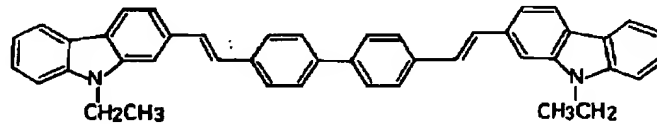
【0055】電子輸送層は、R用の有機EL層11bの電子輸送性発光層に用いられたAl-q3からなる。正孔輸送層は、R用及びG用の有機EL層11bの正孔輸送層と同じ α -NPDからなる。

【0056】発光層は、96重量%の化5に示すDPVB-iと、4重量%の化6に示すBCzVB-iとからなる。

【化5】



【化6】



【0057】なお、B用の有機EL素子11の有機EL層11bにおいては、電子と正孔との再結合領域がDPVB-iとBCzVB-iとからなる発光層となる。この発光層における電子と正孔との再結合に伴うエネルギーをDPVB-iとBCzVB-iが吸収し、青色の光を発生する。

【0058】図4は、図1のコントローラ2の構成を示すブロック図である。図示するように、コントローラ2は、R、G、B抽出回路2a、A/D変換器2b、補正回路2c、テーブル記憶部2d、画像信号記憶部2e、発光信号出力部2f、同期信号抽出回路2g、水晶パルス発振器2i、基準クロック生成回路2j、ゲート制御信号生成回路2k、ドレイン制御信号生成回路2l、コモン制御信号生成回路2mとから構成される。

【0059】コントローラ2に外部から供給されたビデオ信号は、R、G、B抽出回路2a及び同期信号抽出回路2gに入力される。同期信号抽出回路2gは、ビデオ信号から水平同期信号及び垂直同期信号を抽出する。

R、G、B抽出回路2aは、同期信号抽出回路2gが抽出した水平同期信号及び垂直同期信号に基づいてビデオ信号中の輝度信号及び色差信号から赤（R）、緑（G）、青（B）の画像信号を所定の順序で抽出する。

基準クロック生成回路2jは、水晶パルス発振器2iが発信したシステムクロックに基づいて、1サブフィールドの1水平期間を計測するための基準クロック信号CLKを生成する。

【0060】A/D変換器2bは、R、G、B抽出回路

2 a が抽出した画像信号を2進数で表現されるデジタル信号に変換する。補正回路2 c は、テーブル記憶部2 d 内に格納された変換テーブルを参照して、R、G、Bの各有機EL素子の発光量、ガンマ特性などに応じて、A/D変換器2 b でデジタル変換された画像信号の値を補正する。

【0061】画像信号記憶部2 e は、補正回路2 c で補正された1フレーム分の画像信号を一時保存する。画像信号記憶部2 e に記憶された画像信号は、4桁の2進数で示される信号であり、1フレーム分の信号のうち第1行、第2行、・・・、第n行の第1桁に相当する第1サブフィールド分が、基準クロック生成回路2 j が生成したクロックタイミングに基づいて第1行、第2行、・・・、第n行の順に1行毎に発光信号出力部2 f に読み込まれる。次いで、第1行、第2行、・・・、第n行の第2桁に相当する第2サブフィールド分が、第1行、第2行、・・・、第n行の順に1行毎に発光信号出力部2 f に読み込まれる。最終的に、第1行、第2行、・・・、第n行の第4桁に相当する第4サブフィールド分が、第1行、第2行、・・・、第n行の順に1行毎に発光信号出力部2 f に読み込まれる。画像信号は、その値が大きければ大きいほど、その画素の画像が明るいことを示す。すなわち、この有機EL表示装置においては、階調は0から15であり、階調が0から15となるに従って、表示が暗から明へと変わっていく。

【0062】発光信号出力部2 f は、画像信号記憶部2 e に記憶された画像信号の階調値に応じて、各サブフィールドにおいてその画素の有機EL素子11を発光させるかどうかを決定し、基準クロック生成回路2 j から供給された基準クロックに基づいて所定タイミングで各行分毎の発光信号IMGを出力する。すなわち、各画素の画像信号の各サブフィールドに対応する桁が「0」である場合、発光信号IMGはオフ信号として、対応する桁が「1」である場合、発光信号IMGはオン信号としてドレインドライバ4に出力される。階調と各サブフィールドの関係を表1に示す。

【表1】

階調	2進表現	選択発光の有無			
		第4サブフレーム	第3サブフレーム	第2サブフレーム	第1サブフレーム
0	0000	×	×	×	×
1	0001	×	×	×	○
2	0010	×	×	○	×
3	0011	×	×	○	○
4	0100	×	○	×	×
5	0101	×	○	×	○
6	0110	×	○	○	×
7	0111	×	○	○	○
8	1000	○	×	×	×
9	1001	○	×	×	○
10	1010	○	×	○	×
11	1011	○	×	○	○
12	1100	○	○	×	×
13	1101	○	○	×	○
14	1110	○	○	○	×
15	1111	○	○	○	○

【0063】ゲート制御信号生成回路2 k は、同期信号抽出回路2 g が抽出した水平同期信号及び垂直同期信号、基準クロック生成回路2 j が生成した基準クロックに基づいて、ゲート制御信号GCONTを生成する。ゲート制御信号生成回路2 k が生成したゲート制御信号GCONTは、ゲートドライバ3に供給される。

【0064】ドレイン制御信号生成回路2 l は、同期信号抽出回路2 g が抽出した水平同期信号及び垂直同期信号、基準クロック生成回路2 j が生成した基準クロックに基づいて、ドレイン制御信号DCONTを生成する。ドレイン制御信号DCONTは、後述するスタート信号、切替信号及びアウトプットイネーブル信号を含む。ドレイン制御信号生成回路2 l が生成したドレイン制御信号DCONTは、ドレインドライバ4に供給される。

【0065】コモン制御信号生成回路2 m は、同期信号抽出回路2 g が抽出した水平同期信号及び垂直同期信号、基準クロック生成回路2 j が生成した基準クロックに基づいて、コモン制御信号CCONTを生成する。コモン制御信号生成回路2 m が生成したコモン制御信号CCONTは、コモンドライバ5に供給される。

【0066】図1のゲートドライバ3は、ゲート制御信号生成回路2 k から供給されたゲート制御信号GCONTに従って、選択信号 $X_1 \sim X_n$ を出力する。選択信号 $X_1 \sim X_n$ は、同一タイミングではいずれか1つのみがアクティブとなり、有機ELパネル1のいずれかのゲートラインGLを選択する。これにより、選択されたゲートラインGLに接続された選択用トランジスタ13のゲートに選択信号 $X_1 \sim X_n$ が印加され、選択用トランジスタ1

3がオンする。

【0067】ドレインドライバ4は、図6に示すように、シフトレジスタ41、ラッチ回路42、43、レベル変換回路44とから構成される。シフトレジスタ41は、ドレイン制御信号生成回路21から供給されたドレイン制御信号DCONT中のスタート信号によって最初のビットに1（ハイレベルの信号）がセットされ、ドレイン制御信号DCONT中のシフト信号が供給される毎にビットシフトしていく。

【0068】ラッチ回路42は、シフトレジスタ41のビット数と対応する個数のラッチ回路から構成され、シフトレジスタ41の1となっているビットに対応するラッチ回路に発光信号出力部2fから供給された発光信号IMGをラッチする。ラッチ回路42に1サブフィールド中の1行分の発光信号IMGがラッチされると、ドレイン制御信号DCONT中の切替信号に従って、次段のラッチ回路43にその発光信号IMGがラッチされる。そして、ラッチ回路42は、次の行の発光信号IMGをラッチする。

【0069】レベル変換回路44は、ドレイン制御信号DCONT中のアウトプットイネーブル信号に基づいてラッチ回路43にラッチされた発光信号IMGに応じて所定の電圧レベルの駆動信号 $Y_1 \sim Y_n$ を有機ELパネル1のドレインラインDLに出力する。レベル変換回路44から出力される駆動信号 $Y_1 \sim Y_n$ は、駆動用トランジスタ12のゲート12aに蓄積され、駆動用トランジスタ12をオンさせる。

【0070】図1の共通ドライバ5は、共通制御信号生成回路2mから供給された共通制御信号CCONTに基づいて、有機EL素子11のアノード電極11cに印加する共通信号 $Z_1 \sim Z_n$ を発生する。この信号は、オン・オフの2値であり、共通ラインCLを介して行毎の有機EL素子11のアノード電極11cに印加される。この印加されるオン電圧は有機EL素子11の閾値電圧より十分に大きい。そして、駆動用トランジスタ12がオンされているときは有機EL素子11のアノード電極11cとカソード電極11aの間に有機EL素子11の発光輝度が飽和する電圧が印加される。一方、駆動用トランジスタ12がオフされているときに有機EL素子11のアノード電極11cとカソード電極11aの間に印加される電圧は、共通信号 $Z_1 \sim Z_n$ の電圧のほとんどが駆動用トランジスタ12に分圧されるので、有機EL素子11の閾値電圧よりも小さいものとなる。

【0071】以下、この実施の形態の有機EL表示装置の1フレームを表示する期間における動作について説明する。R、G、B抽出回路2aにおいて所定のタイミングでR、G、B信号を抽出されたR、G、B信号は、A/D変換器2bでA/D変換され、補正回路2cでガンマ補正等の補正が施された後、画像信号記憶部2eに記憶される。画像信号記憶部2eに記憶される画像信号

は、前述のように4桁の2進数によって表される。また、ビデオ信号の代わりにパーソナルコンピュータ等のデジタル信号のデータが供給される場合は、直接補正回路2cに供給される。

【0072】一方、ゲート制御信号生成回路2k、ドレイン制御信号生成回路21及びコモン制御信号生成回路2mは、同期信号抽出回路2gが抽出した水平同期信号及び垂直同期信号、並びに基準クロック生成回路2jが生成した基準クロックCLKに基づいて、それぞれゲート制御信号GCONT、ドレイン制御信号DCONT及びコモン制御信号CCONTを生成する。

【0073】第1サブフィールドにおける動作について、図7を参照して説明する。発光信号出力部2fは、基準クロック生成回路2jが生成した基準クロックCLKに従って画像信号記憶部2eに記憶された1フレーム分の画像信号の第1桁（最下位桁）を順に読み出し、発光信号IMGとしてドレインドライバ4に出力する。この発光信号出力部2fからの発光信号IMGの出力にタイミングを合わせて、ドレイン制御信号生成回路21は、スタート信号をドレインドライバ4に出力する。

【0074】ドレインドライバ4においては、スタート信号がシフトレジスタ41に供給されると、シフトレジスタ41の最初のビットに1がセットされる。そして、シフトレジスタ41は、ドレイン制御信号DCONT中のシフト信号が入力される度に、ビットシフトしていく。シフトレジスタ41がビットシフトしていく間にラッチ回路42は、発光信号出力部2fからの第1サブフィールドの発光信号IMGを第1行目から順にラッチしていく。ラッチ回路42にラッチされた第1サブフィールドの1行分の発光信号IMGは、ドレイン制御信号DCONT中の切替信号によって、2段目のラッチ回路43にラッチされる。次に、ドレインドライバ4は、同様の動作によって2行目以降の発光信号IMGを取り込んでいく。ドレインドライバ4は、第1サブフィールドの第n行目の発光信号IMGの取り込みを終了すると、第2サブフィールドの発光信号IMGを順次取り込んでいく。

【0075】ゲートドライバ3は、最初に、ゲート制御信号生成回路2kからのゲート制御信号GCONTに基づいて、1行目のゲートラインGLに基準クロック信号CLKの1期間、選択信号 X_1 を出力する。これにより、1行目のゲートラインGLに接続された選択用トランジスタ13がオンする。このとき、ドレインドライバ4のレベル変換回路44にドレイン制御信号中のアウトプットイネーブル信号が供給され、ラッチ回路43にラッチされた発光信号IMGに従う所定の電圧の駆動信号 $Y_1 \sim Y_n$ がレベル変換回路44からそれぞれの列のドレインラインDLに出力される。すると、選択信号 X_1 が出力されている期間内で、駆動信号 $Y_1 \sim Y_n$ が1行目の駆動用トランジスタ12のゲート12aに書き込まれ

る。

【0076】1行目の駆動用トランジスタ12は、駆動信号 $Y_1 \sim Y_n$ がハイレベルのときはオンされ、駆動信号 $Y_1 \sim Y_n$ がローレベルのときはオフされる。1行目のゲートラインGLの選択を終了すると、コモンドライバ5は、コモン制御信号生成回路2mからのコモン制御信号CCONTに基づいて、1行目のコモンラインCLにコモン信号 Z_1 を、基準クロック信号CLKの1期間（第1コモン信号期間）出力する。

【0077】ここで、駆動用トランジスタ12がオンのとき、そのオン抵抗は有機EL素子11の抵抗よりも十分に小さくなり、有機EL素子11の電極間に閾値以上の所定の電圧が印加される。これによって、有機EL素子11の有機EL層11bに電圧のレベルに応じた電流が流れ、有機EL素子11が発光する。そして、発光信号 Z_1 の出力が終了すると、有機EL素子11の電極間に印加される電圧が0Vとなり、有機EL素子の発光が終了する。すなわち、第1サブフィールド期間における各画素の発光期間は、第1コモン信号期間の長さにより決定される。一方、駆動用トランジスタ12がオフのとき、そのオフ抵抗は有機EL素子の抵抗よりも十分に大きくなり、有機EL素子11の電極間には閾値以上の電圧が印加されない。このため、有機EL素子11は発光しない。

【0078】1行目のコモンラインCLにコモン信号 Z_1 が出力されている間、ゲートドライバ2は、2行目のゲートラインGLを選択する。すると、同様にして2行目の駆動信号 $Y_1 \sim Y_n$ が駆動用トランジスタ12のゲート12aに書き込まれる。以下、同様にして有機EL素子11を発光させていく。そして、最終行（n行目）のゲートラインGLへのゲート信号 X_n の出力を終了すると、第1サブフィールドの第1書込期間を終了する。以上のように、第1サブフィールドにおいては、画像信号の第1桁が1である有機EL素子11は1基準クロック期間（第1コモン信号期間）の長さに応じて発光し、画像信号の第1桁が0である有機EL素子11は発光しない。

【0079】次に、第2サブフィールドにおける動作について説明する。第2サブフィールドにおける第1行目のゲートラインGLへの選択信号 X_1 は、第1書込期間の第n行目の選択信号 X_n の出力終了後、出力される。このとき、第n行目の第1コモン信号期間は、第2書込期間にまたがっていてもよい。すなわち、第1サブフィールドの第1発光期間が第2書込期間と部分的に重なってもよい。

【0080】第2サブフィールドにおける動作も、第1サブフィールドの場合とほとんど同じである。しかし、発光信号出力部2fは、画像信号記憶部2eに記憶された画像信号の第2桁（下位2桁目）を発光信号IMGとして出力する。また、コモンドライバ5からは、コモン

信号 $Z_1 \sim Z_n$ がゲートドライバ3が選択信号 $X_1 \sim X_n$ をそれぞれ出力した後に、コモンラインCLに2基準クロック期間（第2コモン信号期間）第1サブフィールドと同電位の電圧が出力される。各コモン信号期間に発光する見かけ上の輝度は、単位時間あたりの発光輝度と発光時間の積に依存するが、第2コモン信号期間は、第2コモン信号期間に発光するときの見かけ上の輝度が第1コモン信号期間に発光するときの見かけ上の輝度の2倍となるような時間に設定されていれば、基準クロック期間にあわせていなくてもよい。

【0081】このため、第2サブフィールドにおいては、画像信号の第2桁が1である有機EL素子11は2基準クロック期間発光し、画像信号の第2桁が0である有機EL素子11は発光しない。

【0082】次に、第3サブフィールドにおける動作について説明する。第3サブフィールドにおける第1行目のゲートラインGLへの選択信号 X_1 は、第2書込期間の第n行目の選択信号 X_n の出力終了後、出力される。このとき、第n行目の第2コモン信号期間は、第3書込期間にまたがっていてもよい。すなわち、第2サブフィールドの第2発光期間が第3書込期間と部分的に重なってもよい。

【0083】第3サブフィールドにおける動作も、第1サブフィールドの場合とほとんど同じである。しかし、発光信号出力部2fは、画像信号記憶部2eに記憶された画像信号の第3桁（下位3桁目）を発光信号IMGとして出力する。また、コモンドライバ5からは、コモン信号 $Z_1 \sim Z_n$ がゲートドライバ3が選択信号 $X_1 \sim X_n$ をそれぞれ出力した後に、コモンラインCLに4基準クロック期間（第2コモン信号期間）第1サブフィールドと同電位の電圧が出力される。第3コモン信号期間は、第3コモン信号期間に発光するときの見かけ上の輝度が第1コモン信号期間に発光するときの見かけ上の輝度の4倍となるような時間に設定されていれば、基準クロック期間にあわせていなくてもよい。

【0084】このため、第3サブフィールドにおいては、画像信号の第3桁が1である有機EL素子11は4基準クロック期間発光し、画像信号の第3桁が0である有機EL素子11は発光しない。

【0085】次に、第4サブフィールドにおける動作について説明する。第4サブフィールドにおける第1行目のゲートラインGLへの選択信号 X_1 は、第3書込期間の第n行目の選択信号 X_n の出力終了後、出力される。このとき、第n行目の第3コモン信号期間は、第4書込期間にまたがっていてもよい。すなわち、第3サブフィールドの第3発光期間が第4書込期間と部分的に重なってもよい。

【0086】第4サブフィールドにおける動作も、第1サブフィールドの場合とほとんど同じである。しかし、発光信号出力部2fは、画像信号記憶部2eに記憶され

10

20

30

40

50

た画像信号の第4桁（最上位桁）を発光信号IMGとして出力する。また、コモンドライバ5からは、コモン信号 $Z_1 \sim Z_n$ がゲートドライバ3が選択信号 $X_1 \sim X_n$ をそれぞれ出力した後に、コモンラインCLに8基準クロック期間（第2コモン信号期間）中第1サブフィールドと同電位の電圧が出力される。第4コモン信号期間は、第4コモン信号期間に発光するときの見かけ上の輝度が第1コモン信号期間に発光する見かけ上の輝度の8倍となるような時間に設定されていれば、基準クロック期間にあわせていなくてもよい。

【0087】このため、第4サブフィールドにおいては、画像信号の第4桁が1である有機EL素子11は8基準クロック期間発光し、画像信号の第4桁が0である有機EL素子11は発光しない。

【0088】上記の第1～第4サブフィールドに分割されて出力された画像は、残像効果によって視覚的に1フレームの画像として合成される。このとき、階調が15であった画素の有機EL素子11は、1フレームにおいて15基準クロック期間発光する。階調が0であった有機EL素子11は、1フレームにおいて全く発光しない。その中間の階調であった画素の有機EL素子11は、その階調に応じた基準クロック期間だけ発光する。これにより、各有機EL素子11は、視覚的には1フレームにおいてその階調に応じた明るさで発光しているように見える。そしてまた、R、G、Bの3種類の有機EL素子11から発した光が視覚的に合成されて有機ELパネル1にフルカラー画像が表示されているように見える。

【0089】以上説明したように、この実施の形態の有機EL表示装置では、駆動用トランジスタ12をオン・オフ用のスイッチとして用い、コモンドライバ5に接続されたアノード電極11cに印加する電圧をパルス幅制御することで階調表示をしていた。このため、駆動用トランジスタ12の特性にばらつきがあっても、同一の階調で各画素の有機EL素子11が発する光量をほぼ一定にすることができる。従って、この有機EL表示装置は、表示される画像の品位が高いものとなる。しかも、製造工程で複数製造される有機ELパネル毎に表示のばらつきが生じることがない。

【0090】また、この実施の形態の有機EL表示装置では、有機EL素子11のアノード電極11cを行毎に共通に形成し、コモンドライバ5からのコモン信号 $Z_1 \sim Z_n$ によって行毎に有機EL素子11の発光を開始・終了させていた。このため、1サブフィールド中で全画素を一斉に点灯させるプラズマディスプレイパネルなどに用いられている方法に比べて、伝搬遅延のばらつきが低減され、有機ELパネル1全体を均一に発光させることができる。また、アノード電極11cを行毎に共通に形成したことによって、行毎のアノード電極11cを配線つなぐよりも抵抗値を低くすることができる。このた

め、コモンドライバ5からのコモン信号 $Z_1 \sim Z_n$ によってアノード電極11cに印加される電圧レベルを、コモンドライバ5からの距離に関わらずほぼ一定にすることができ、各有機EL素子11がほぼ同じ明るさの光を発することができるようになる。

【0091】また、この実施の形態では、発光素子として応答特性がよい有機EL素子11を用いた有機EL表示装置を例としている。有機EL素子11は応答特性がよいので、第1サブフィールドのように有機EL素子11に電圧を印加する期間が短くても十分な光量を得ることができる。すなわち、本発明は有機EL表示装置に適用することを好適とするものである。

【0092】また、この実施の形態では、1つのサブフィールドの選択発光の期間中に、選択発光と並行して次のサブフィールドの動作に進むので、選択期間の設定次第で、最大輝度では、有機EL素子を最大で1フレームのすべてに期間について発光させることができる。

【0093】上記の実施の形態では、コモン信号 $Z_1 \sim Z_n$ のオン電位は、選択信号 $X_1 \sim X_n$ がオン出力後に、出力されたが、図8に示すように、コモン信号 $Z_1 \sim Z_n$ のオン出力を選択信号 $X_1 \sim X_n$ のオン出力に同期して出力してもよく、コモン信号 $Z_1 \sim Z_n$ のオン期間と選択信号 $X_1 \sim X_n$ のオン期間とを部分的に重ねてもよい。

【0094】また、図9に示すように有機EL素子11のアノード電極とカソード電極との接続を逆にしてもよい。このとき、図7に示したコモン信号 $Z_1 \sim Z_n$ は、極性を反転して有機EL素子11のカソード電極に印加すればよい。

【0095】また、有機ELパネル1の構成も、図2、図3に示すものに限られない。図10は、本発明の他の実施の形態の有機EL表示装置に用いられる有機ELパネルの1画素分の等価回路図であり、図11は、図10の有機ELパネルの1画素分の構成を示す断面図である。これらの図に示すように、本発明の他の実施の形態の有機ELパネルの1画素は、有機EL素子51、駆動用トランジスタ52、選択用トランジスタ53、及びデータ保持キャパシタCpとから構成される。

【0096】選択用トランジスタ53は、ゲートラインGLに接続されたゲート電極53g、ゲート電極53g上に設けられたゲート絶縁膜56、ゲート絶縁膜56上に設けられた半導体層57、ドレインラインDLに接続されたドレイン電極53d、ソース電極53sから構成される。

【0097】駆動用トランジスタ52は、選択用トランジスタ53のソース電極53sに接続されたゲート電極52g、ゲート電極52g上に設けられたゲート絶縁膜56、ゲート絶縁膜56上に設けられた半導体層57、コモンラインCLに接続されたドレイン電極52d、ソース電極52sから構成される。駆動用トランジスタ52のドレイン電極52dは、各行毎に、コモンドライバ

5からのコモンラインCLに接続され、ソース電極52sが有機EL素子51のアノード電極51cに接続されている。そして、ドレインドライバ4からの駆動信号 $Y_1 \sim Y_n$ は、データ保持キャパシタCpに保持される。

【0098】また、この有機ELパネルでは、有機EL素子51は、各画素について駆動用トランジスタ52、選択用トランジスタ53及びデータ保持キャパシタCpが形成されていない部分に形成されている。有機EL素子51は、ITOからなるアノード電極51c、有機EL層51b及び低仕事関数の光反射性金属からなるカソード電極51aから構成される。アノード電極51aは、上記の実施の形態の有機ELパネルのように行毎に共通のものが構成されているのではなく、各有機EL素子51毎に独立に形成されている。カソード電極51cは、すべて接地されている。

【0099】この場合の有機ELパネルでも図7、図8に示すのと同様の駆動方法によって、1フレームの画像を複数のサブフィールド期間に分割してパルス幅階調制御を行っているので、良好な階調表示（多色表示）をすることができる。

【0100】なお、この有機パネルでは、図11に示すように、アノード電極51cは、透明の絶縁膜56を介してガラス基板55側に形成されている。このアノード電極51cは、透明のITOによって構成されているため、有機EL層51bで発した光は、透明のガラス基板55を透過し、画像が表示される。

【0101】また、図10に示したアノード電極51cを駆動用トランジスタ52に接続し、カソード電極11aを接地させていたが、図12に示すように、この接続を逆にしてもよい。この場合は、コモンドライバから駆動用トランジスタ52に印加する電圧の極性を負にすればよい。

【0102】上記の実施の形態においては、有機ELパネル1の各画素は、有機EL素子11、TFTからなる駆動用トランジスタ12及び選択用トランジスタ13、並びにキャパシタCpとから構成されていた。しかしながら、有機ELパネルの各画素の構成はこれに限らず、MIM等の他のスイッチング素子を駆動用トランジスタ12及び/または選択用トランジスタ13の代わりに用いてもよい。

【0103】上記の実施の形態においては、駆動用トランジスタ12のソースは接地され、ソース側に印加される電圧のレベルは0Vであった。しかしながら、駆動用トランジスタ12のソースに印加する電圧は、0Vである必要はない。例えば、駆動用トランジスタ12のソースに基準電圧として有機EL素子の閾値電圧と同レベルで反対の極性の電圧を加えておき、発光期間には正の極性の電圧を、非発光期間には負の極性の電圧をコモンドライバ5から出力してもよい。

【0104】上記の実施の形態においては、1フレーム

を選択期間を1:2:4:8とする4つのサブフィールドに分割することによって16階調の表示を得ていた。しかしながら、本発明の有機EL表示装置は、3階調以上の任意の階調数の画像を表示することができる。例えば、 2^{n+1} 階調を表示する場合には、1フレームをn個のサブフィールドに分割し、各サブフィールドにおける発光期間の比を1:2:4:・・・: 2^{n-1} とすればよい(nは1以上の整数)。また、各サブフィールドにおいてその画素を選択発光させるかどうかは、上記の実施の形態と同様に、2進表示されたその画素の階調に基づいて決定すればよい。

【0105】上記の実施の形態においては、遅く表示されるサブフィールドの方がサブフィールドにおける選択発光する期間が長かった。しかしながら、選択発光する期間の長いサブフィールドを先に表示してもよく、最も選択発光する期間の短いサブフィールドの次に最も選択発光する期間の長いサブフィールドを表示してもよい。

【0106】上記の実施の形態においては、1フレームをサブフィールドに分割した画像信号を間引かずにそのまま表示していた。しかしながら、本発明において表示画像の階調数が大きくなると、ドレインドライバから駆動用トランジスタのゲートへのデータの書き込みの期間、及びコモンドライバによる有機EL素子の選択発光の期間が十分に得られない場合がある。このような場合には、所定の規則に基づいて画像信号の間引いて有機ELパネルに表示してもよい。また、このとき、1フレームを複数フィールドに分割してもよい。

【0107】上記の実施の形態においては、有機ELパネル1上にR、G、Bのそれぞれの色の発光層を有する有機EL素子11を所定の順序で配置することによって、フルカラー画像を表示する有機EL表示装置を構成していた。このように3種類の有機EL素子を用いる代わりに、R、G、Bのすべての光を含む白色光を発する発光層を有する有機EL素子と、R、G、Bの3色のカラーフィルタ、もしくは所定の波長域の光を発する有機EL素子とこの所定の波長域の光を吸収し、それぞれR、G、Bの3色に発光する光変換層を用いてもよい。

【0108】また、同一色の発光層を有する有機EL素子をマトリクス状に配置し、色の濃淡でモノクローム画像を表示する有機EL表示装置にも用いることができる。この場合は、ビデオ信号中の輝度信号のみに基づいて画像信号を抽出すればよい。

【0109】上記の実施の形態においては、各画素の発光素子として有機EL素子を用いた有機EL表示装置に本発明を適用した場合について説明した。しかしながら、本発明は、無機EL表示装置など、各画素が選択用トランジスタと、駆動用トランジスタ（及びデータ保持コンデンサ）と、発光素子とで構成されるすべての種類の表示装置に適用することができる。なお、発光素子が交流駆動型無機EL素子で構成される場合には、1フレ

ーム毎に極性を反転してもよい。

【0110】また、上記の実施の形態においては、画像信号記憶部2eに記憶された1フレーム分の画像信号のうち第1行、第2行、……、第n行の第1桁に相当する第1サブフィールド分が、基準クロック生成回路2jのタイミングに基づいて第1行、第2行、……、第n行の順に1行毎に発光信号出力部2fに読み込まれ、次いで第1行から第n行までの画像信号の第2桁に相当する第2サブフィールド分が1行毎に読み込まれ、最終的に第1行から第n行までの画像信号の第4桁に相当する第4

10 サブフィールド分が1行毎に読み込まれ、1フレーム分のデータが画像信号が読み込まれるように設定され、発光信号出力部2fが順次読み込んだ画像信号に応じて基準クロック生成回路に基づいてオン・オフ信号を各行の各サブフィールド毎に出力した。

【0111】これに対して、図5に示すように、画像信号記憶部2eが1フレーム分の4桁の画像信号を発光信号出力部2fの演算回路2fcに、1行毎もしくは1フレーム毎に出力し、第1、2、3、4サブフィールドに相当する桁をそれぞれ対応したサブフレームメモリ1、2、3、4にふり分けし、ふり分けされたデータを読み出し回路2frに出力し、基準クロック生成回路2jの基準クロックに応じて各行の各サブフィールドに対応する発光信号IMGをドレインドライバに順次出力するように設定してもよい。

【0112】また、上記実施形態では、各コモン信号期間に印加される電圧は、常に一定であったが、各コモン期間で異なる電圧を印加してもよい。

【0113】

【発明の効果】以上説明したように、本発明によれば、発光素子を発光させる期間の差によって階調表示をすることができる。このため、同一の階調の各画素の発光素子が発する光量をほぼ一定にすることができるので、画像品位の高い画像を表示することができる。さらには、製造工程で複数生産される表示パネル毎に表示のばらつきが生じることがない。

【0114】また、本発明では、少なくともデータの書き込みの終了までに、電圧駆動手段から発光素子に所定の電圧が印加される。このため、各発光素子の発光における伝搬遅延のばらつきが低減され、表示パネル全体を均一に発光させることができる。

【0115】また、発光素子の電圧駆動手段からの電圧が印加される側の電極を各行単位で、前記行方向に同じ幅で共通して形成することによって、個々の電極を配線で接続するよりも抵抗値を低くすることができる。このため、電圧駆動手段からの距離の長短に関わらず、前記発光素子の電極にほぼ同じレベルの電圧を印加することができ、各発光素子がほぼ同じ明るさの光を発することができるようになる。

【図面の簡単な説明】

【図1】本発明の実施の形態の有機EL表示装置の構成を示すブロック図である。

【図2】図1の有機ELパネルの1画素分の構成を平面的に示す図である。

【図3】図2のA-A線断面図である。

【図4】図1の有機EL表示装置のコントローラの構成例を示すブロック図である。

【図5】図1の有機EL表示装置のコントローラの構成例を示すブロック図である。

10 【図6】図1の有機EL表示装置のドレインドライバの構成を示すブロック図である。

【図7】本発明の実施の形態の有機EL表示装置における1フレーム中における動作を示すタイミングチャートである。

【図8】本発明の実施の形態の有機EL表示装置における1フレーム中における他の動作を示すタイミングチャートである。

【図9】本発明の他の実施の形態の有機EL表示装置の構成を示すブロック図である。

20 【図10】本発明の他の実施の形態の有機EL表示装置の構成を示すブロック図である。

【図11】図10の有機ELパネルの1画素分の構成を示す断面図である。

【図12】本発明の他の実施の形態の有機EL表示装置の構成を示すブロック図である。

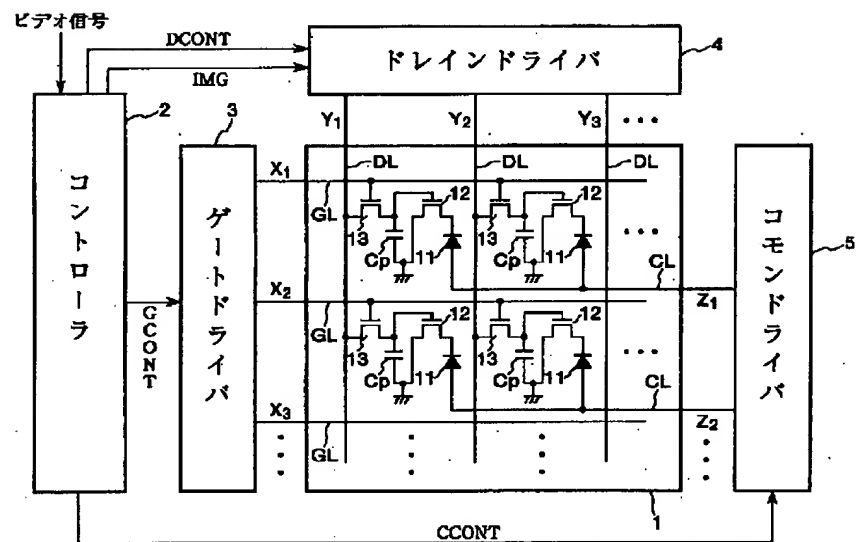
【図13】従来例の有機EL表示装置に用いられる有機ELパネルの1画素分の等価回路図である。

【図14】図13の有機ELパネルに用いられる駆動用トランジスタの特性図である。

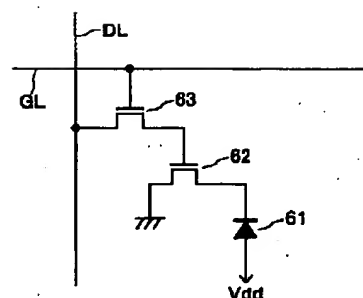
30 【符号の説明】

1…有機ELパネル、2…コントローラ、2a…R、G、B抽出回路、2b…A/D変換器、2c…補正回路、2d…テーブル記憶部、2e…画像信号記憶部、2f…発光信号出力部、2g…同期信号抽出回路、2i…水晶パルス発振器、2j…基準クロック生成回路、2k…ゲート制御信号生成回路、2l…ドレイン制御信号生成回路、2m…コモン制御信号生成回路、3…ゲートドライバ、4…ドレインドライバ、5…コモンドライバ、11…有機EL素子、11a…カソード電極、11b…有機EL層、11c…アノード電極、12…駆動用トランジスタ、12a…ゲート電極、12b…ソース電極、12c…ドレイン電極、13…選択用トランジスタ、13a…ゲート電極、13b…ドレイン電極、13c…ソース電極、41…シフトレジスタ、42…ラッチ回路、43…ラッチ回路、44…レベル変換回路、51…有機EL素子、51a…アノード電極、51b…有機EL層、51c…カソード電極、52…駆動用トランジスタ、53…選択用トランジスタ、Cp…キャパシタ、GL…ゲートライン、DL…ドレインライン、CL…コモンライ

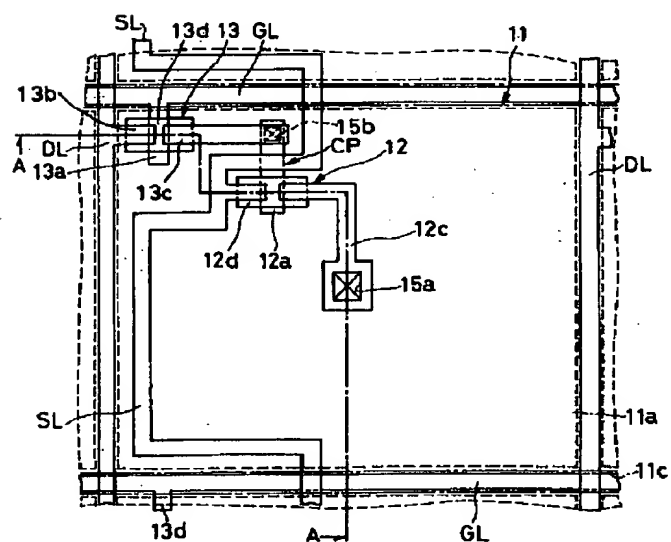
【图 1】



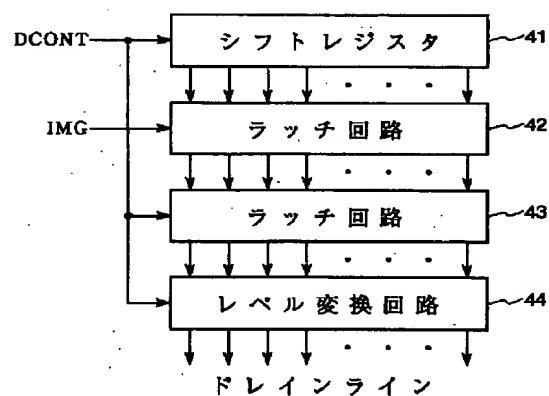
【图 13】



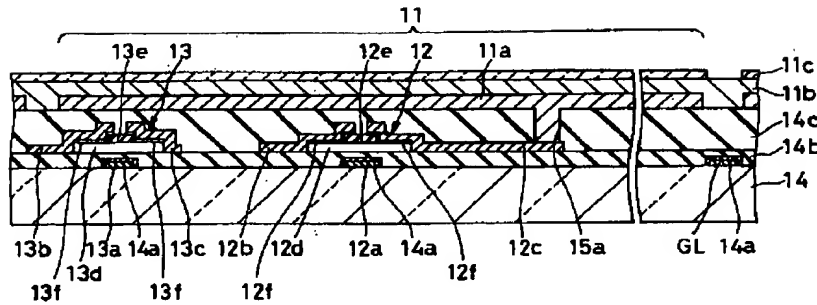
【図 2】



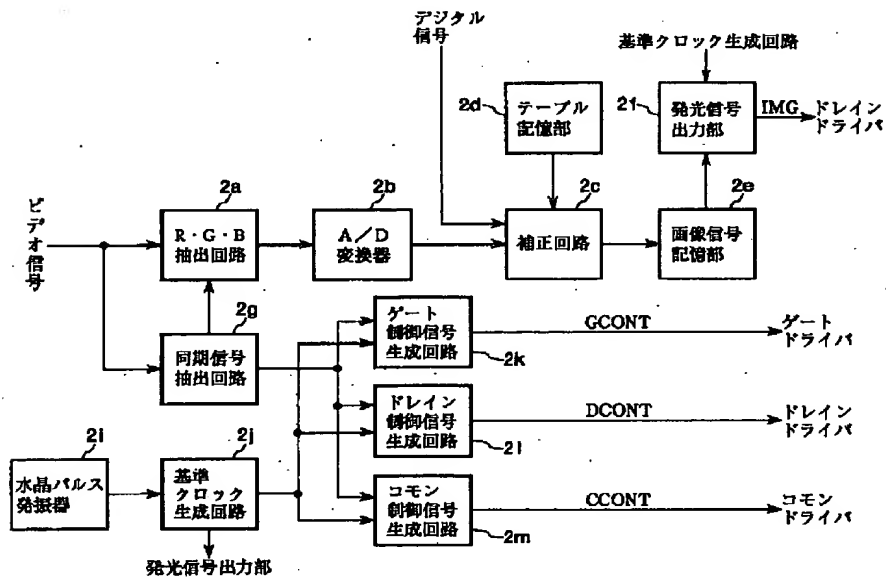
【图 6】



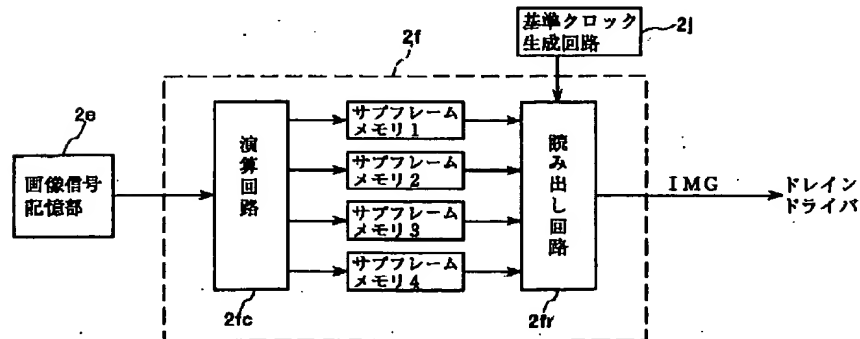
【図3】



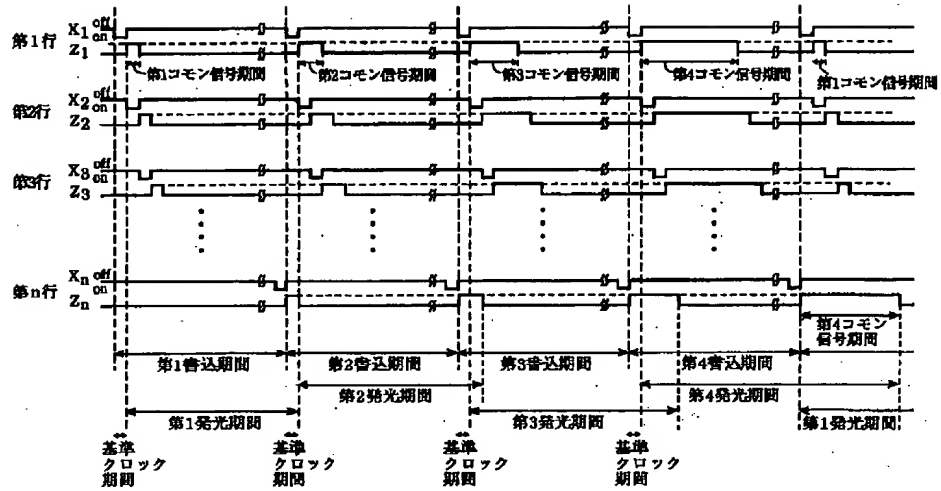
【図4】



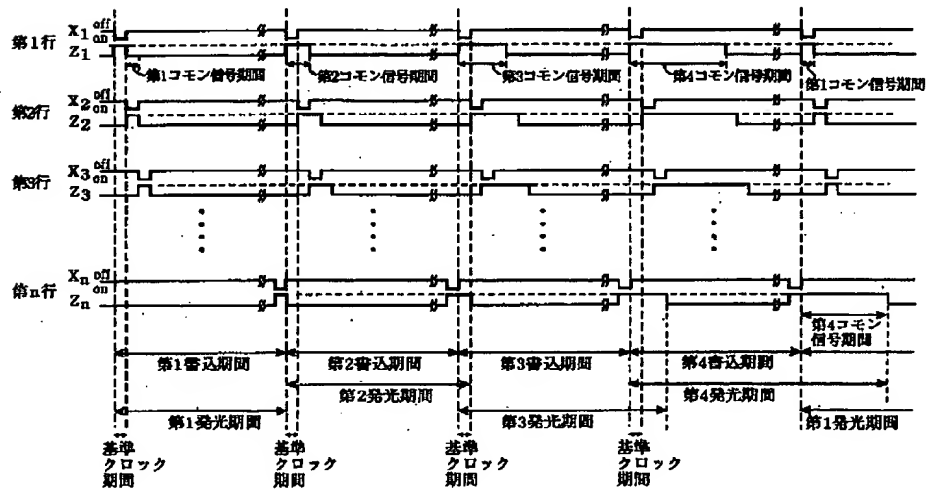
【図5】



【図7】

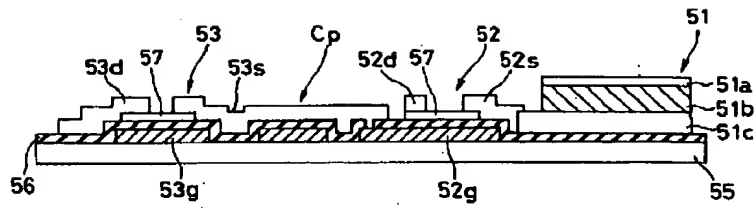


【図8】

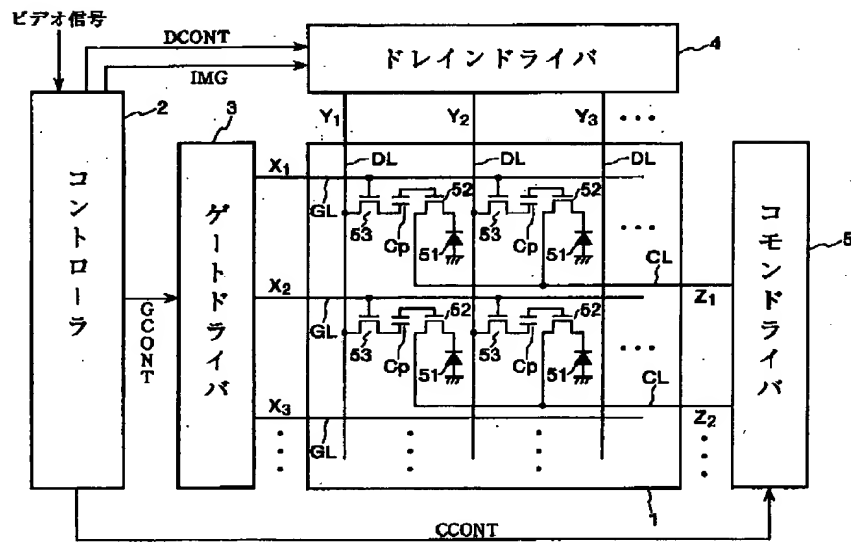


The diagram illustrates the control and driving circuitry for an image pickup device. It features a central CCD array with rows labeled X_1, X_2, X_3, \dots and columns labeled Y_1, Y_2, Y_3, \dots . The array includes gates (GL), drains (DL), and common drains (CL). Each gate is connected to a gate driver (2) which receives a control signal (GCONT) from a controller (1). Each drain is connected to a drain driver (4) which receives a control signal (DCONT) from the controller (1). The array also includes a common drain driver (5) which receives a control signal (CCONT) from the controller (1). The array is connected to an image sensor (3) which outputs an image signal (IMG) to the controller (1). The controller (1) also receives a video signal (ビデオ信号) and outputs a control signal (GCONT) to the gate driver (2).

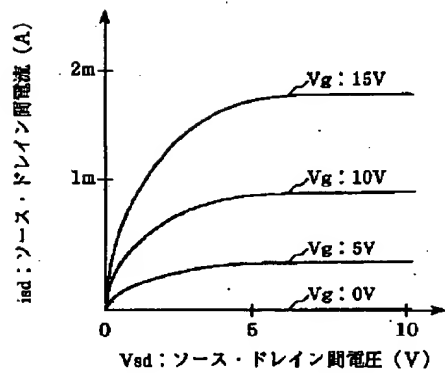
【図11】



【図12】



【図14】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-333641

(43)Date of publication of application : 18.12.1998

(51)Int.Cl.

G09G 3/30

(21)Application number : 09-154320

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 29.05.1997

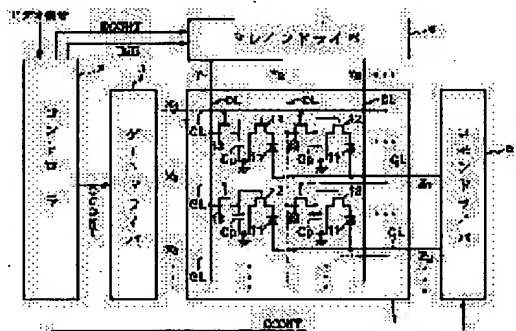
(72)Inventor : YAMADA HIROYASU
SHIOTANI MASAHARU

(54) DISPLAY DEVICE AND ITS DRIVING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a uniform quantity of emission for every picture element and every panel and improve the grade of an image.

SOLUTION: A controller 2 reserves binary-expressed image signals in units of one frame. The controller 2 divides one frame into plural sub-fields representing an image displayed by 2-gradation image data in accordance with the respective digit values of the image signals for one reserved frame. The 2-gradation image data for every sub-frame are written from a drain driver 4 into a gate for a driving transistor 12 for every digit in accordance with the selection of a gate driver 3. When the image data is 1, the driving transistor 12 is turned on. A common driver 5 applies no less than threshold value of voltage on a organic EL element 11 to a row, where selection is finished by the gate driver 4, for a predetermined time period, depending on the sub-fields for emission of the organic EL element 11. Images in the respective sub-fields are visually composited to express gradation in one frame.



LEGAL STATUS

[Date of request for examination]

22.05.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

 CLAIMS

[Claim(s)]

[Claim 1] Display characterized by providing the following. Two or more light emitting devices arranged in the shape of a matrix. Two or more 1st switches with which an end is connected to one [each] electrode of these light emitting devices, respectively, and reference voltage is impressed to the other end. A display panel equipped with two or more 2nd switches which write the data which each 1st switch of the above turns on and off in the 1st switch concerned. An image-processing means to divide the picture of one frame into the picture of the subfield which consists of pictures of each gradation according to the gradation of the picture in 1 field which is the period which displays this picture of one frame, The selection driving means which choose the 2nd switch of the above of the line of the aforementioned matrix one by one, The data driving means which output the data for turning the 1st switch of the above on and off to the 2nd switch of the above chosen as each subfield according to the picture for every subfield divided by the aforementioned image-processing means, Voltage driving means which impress the predetermined voltage predetermined during the period set to the electrode of aforementioned another side of the aforementioned light

emitting device corresponding to the 2nd switch of the above of the line which connected with the electrode of another side of the aforementioned light emitting device for every line of the aforementioned matrix, and the aforementioned selection driving means chose for every aforementioned subfield. [Claim 2] Display characterized by providing the following. Two or more light emitting devices by which it is arranged in the shape of a matrix, and reference voltage is impressed to the electrode which is one side, respectively. Two or more 1st switches on which the end is connected to the electrode of each another side of these light emitting devices, respectively. A display panel equipped with two or more 2nd switches which write the data which each 1st switch of the above turns on and off in the 1st switch concerned. An image-processing means to divide the picture of one frame into the picture of the subfield which consists of pictures of each gradation according to the gradation of the picture in 1 field which is the period which displays this picture of one frame, The selection driving means which choose the 2nd switch of the above of the line of the aforementioned matrix one by one, The data driving means which output the data for turning the 1st switch of the above on and off to the 2nd switch of the above chosen as each subfield according to the picture for every subfield divided

by the aforementioned image-processing means, Voltage driving means which impress the predetermined voltage predetermined during the period set to the other end of the 1st switch of the above corresponding to the 2nd switch of the above of the line which connected with each other end of the 1st switch of the above, and the aforementioned selection driving means chose for every aforementioned subfield.

[Claim 3] It is the display according to claim 1 or 2 which the 1st switch of the above consists of transistors by which an on-off drive is carried out according to the data written in from the 2nd switch of the above, and is fully smaller than resistance of the aforementioned light emitting device as for the on resistance of the aforementioned transistor, and is characterized by the thing with the off resistance of the aforementioned transistor larger enough than resistance of the aforementioned light emitting device.

[Claim 4] The picture of the 1 aforementioned field is a picture of $2n$ gradation. the aforementioned image-processing means It is what divides the 1 aforementioned field into n subfields. the aforementioned voltage driving means the ratio of the aforementioned predetermined period which impresses the aforementioned predetermined voltage of the n aforementioned subfields which boils,

respectively and can be set -- 20:21: ... display given in the claim 1 which sets to $2n-1$ and is characterized by what n is one or more integers, or any 1 term of 3 [Claim 5] Display given in the claim 1 characterized by what is characterized by providing the following, or any 1 term of 4. The aforementioned image-processing means is an image transformation means to change the picture for every aforementioned light emitting device in the inside of the aforementioned 1 field into the data which consist of two or more digits corresponding to each aforementioned subfield according to the gradation. A picture determination means to supply the data for turning the 2nd switch of the above on and off to each aforementioned subfield to the aforementioned data driving means with the value of each digit of the data which consist of two or more aforementioned digits.

[Claim 6] The data which the aforementioned picture determination means supplies are display according to claim 5 characterized by what is supplied to the aforementioned data driving means for a part for every aforementioned line in each subfield unit.

[Claim 7] The selection period which chooses the 1st line of the aforementioned matrix in the next subfield after the aforementioned selection driving means end selection of the last line of the aforementioned matrix in a subfield is

display given in the claim 1 characterized by what is partially lapped with the luminescence period of the pixel chosen as this last line at least, or any 1 term of 6.

[Claim 8] The electrode of each aforementioned another side of two or more aforementioned light emitting devices is display given in the claim 1 characterized by what it is each line unit of the aforementioned matrix, and is formed in common by the same width of face as the aforementioned line writing direction, or any 1 term of 7.

[Claim 9] Each aforementioned light emitting device is display given in the claim 1 characterized by what is constituted by organic electroluminescent element, or any 1 term of 8.

[Claim 10] Two or more light emitting devices arranged in the shape of [which is characterized by providing the following] a matrix, Two or more 1st switches on which the end is connected to one [each] electrode of these light emitting devices, respectively, It has the 2nd switch which turns each of these 1st switches on and off. The drive method of display of having the display panel to which reference voltage is impressed to either the electrode of another side of two or more aforementioned light emitting devices, or the other ends of two or more 1st switches of the above, and another side of the electrode of another side of two or more aforementioned light emitting

devices or the other ends of two or more 1st switches of the above is connected for every line. The image processing step which divides the picture of the 1 field displayed on the aforementioned display panel into the picture of two or more subfields which consist of pictures of each gradation according to the gradation of the picture in 1 field. The selection drive step which chooses the 2nd switch of the above one by one, and switches on for every line of the aforementioned matrix. The data drive step which outputs the data for turning the 1st switch of the above on and off to the 2nd switch of the above chosen as each subfield according to the picture for every subfield divided at the aforementioned image processing step. The voltage drive step which impresses the predetermined voltage predetermined during the period set to another side of the electrode of another side of two or more aforementioned light emitting devices, or the other ends of two or more 1st switches of the above for every aforementioned subfield.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to the suitable display for a gradation display and its drive method of organic EL display especially about display and its

drive method.

[0002]

[Description of the Prior Art] The need over flat-surface type display has been increasing increasingly as mobile computing prospers. Generally as flat-surface type display, the liquid crystal display is used conventionally. However, the problem that a response characteristic is bad with a narrow angle of visibility is shown in a liquid crystal display.

[0003] On the other hand, an angle of visibility is large and, moreover, organic EL (electroluminescence) display attracts attention as flat-surface type display with a sufficient response characteristic in recent years. Each pixel of the organic EL panel used for organic EL display which performs a dot-matrix display consists of organic EL element 61, a transistor 62 for a drive which consists of memory TFT (Thin Film Transistor), and a transistor 63 for selection which consists of TFT, as shown in drawing 13. And the gate of the transistor 63 for selection is connected to the gate line GL connected to the gate driver (not shown), and a drain is connected to the drain line DL connected to the drain driver (not shown). Moreover, the source of each transistor 63 for selection is connected to the gate of the transistor 62 for a drive which corresponds, respectively. Moreover, the source of the transistor 62 for a drive is connected to the cathode of

organic EL element 61, and the drain is grounded. And it connects with the anode of all organic EL elements 61 so that a reference potential Vdd may be impressed.

[0004] When a full color picture was displayed on this organic EL display, by controlling the voltage impressed to the transistor 62 for a drive through the drain line DL and the transistor 63 for selection from a drain driver, respectively, and controlling the current between source drains of the transistor 62 for a drive, the luminescence brightness of each organic EL element 61 was changed, and the gradation display was performed.

[0005] That is, as shown in the property view of drawing 14, reference voltage Vdd is fixed, namely, voltage Vsd between source drains of the transistor 63 for a drive is fixed, and the current Isd between source drains changes by changing a gate voltage Vg. When the amount of the current which flows to organic EL element 61 changes by this and the energy excited at the time of combination with the electron hole and electron in organic EL layer in organic EL element 61 changes, the amount of the light which organic EL element 61 emits changes.

[0006] However, since it is very difficult, even if making uniform the property of the current between gate-voltage-source drains of the transistor 62 for a drive connected to all organic EL elements 61

in 1 panel with increase of the number of pixels has the the same value of the voltage impressed to the gate of the transistor 62 for a drive, variation arises on the current between source drains. Moreover, since variation has arisen in the transistor characteristics of the transistor 63 for selection similarly, also in the value of the current which flows organic EL element 61, and the amount of an electron hole and the electronic amount which in other words is poured in, variation becomes remarkably large according to the synergistic effect of the property of these transistors 62 and 63. Therefore, in spite of having outputted the same data signal as the drain line DL, the luminescence quantity of light of organic EL element 61 varied for every pixel, and there was a problem that the grace of the picture displayed on an organic EL panel became bad by this.

[0007] Moreover, dispersion arises in the static characteristic of the transistor 62 for a drive for every panel. Thereby, the problem that dispersion arose was in the picture grace displayed for each organic EL display of every. These problems cause the problem that the yield of an organic EL panel falls.

[0008]

[Problem(s) to be Solved by the Invention] It is made in order to cancel the trouble of the above-mentioned conventional technology, and the uniform luminescence quantity of light is obtained

for every pixel and every panel, and this invention aims at picture grace offering good display and its drive method.

[0009]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, the display concerning the 1st viewpoint of this invention Two or more light emitting devices arranged in the shape of a matrix, and two or more 1st switches with which an end is connected to one [each] electrode of these light emitting devices, respectively, and reference voltage is impressed to the other end, A display panel equipped with two or more 2nd switches which write the data which each 1st switch of the above turns on and off in the 1st switch concerned, An image-processing means to divide the picture of one frame into the picture of the subfield which consists of pictures of each gradation according to the gradation of the picture in 1 field which is the period which displays this picture of one frame, The selection driving means which choose the 2nd switch of the above of the line of the aforementioned matrix one by one, The data driving means which output the data for turning the 1st switch of the above on and off to the 2nd switch of the above chosen as each subfield according to the picture for every subfield divided by the aforementioned image-processing means, To the electrode of aforementioned another side of the aforementioned light emitting device

corresponding to the 2nd switch of the above of the line which connected with the electrode of another side of the aforementioned light emitting device for every line of the aforementioned matrix, and the aforementioned selection driving means chose It is characterized by having the voltage driving means which impress the predetermined voltage predetermined during the period defined for every aforementioned subfield.

[0010] This display is arranged in the shape of a matrix again., respectively On the other hand, two or more light emitting devices by which reference voltage is impressed to the electrode, Two or more 1st switches on which the end is connected to the electrode of each another side of these light emitting devices, respectively, A display panel equipped with two or more 2nd switches which write the data which each 1st switch of the above turns on and off in the 1st switch concerned, An image-processing means to divide the picture of one frame into the picture of the subfield which consists of pictures of each gradation according to the gradation of the picture in 1 field which is the period which displays this picture of one frame, The selection driving means which choose the 2nd switch of the above of the line of the aforementioned matrix one by one, The data driving means which output the data for turning the 1st switch of the above on and off to the 2nd switch of the

above chosen as each subfield according to the picture for every subfield divided by the aforementioned image-processing means, It is good also as composition equipped with the voltage driving means which impress the predetermined voltage predetermined during the period set to the other end of the 1st switch of the above corresponding to the 2nd switch of the above of the line which connected with each other end of the 1st switch of the above, and the aforementioned selection driving means chose for every aforementioned subfield.

[0011] According to this display, the period when the aforementioned light emitting device emits light all over 1 field is decided by controlling the period when the aforementioned voltage driving means impress the aforementioned predetermined voltage to the electrode of aforementioned another side of the aforementioned light emitting device according to the gradation of the pixel in the 1 field. Moreover, since the data written in the 1st switch of the above have only only determined luminescence / un-emitting light and the aforementioned predetermined voltage is impressed to every light emitting device at the time of luminescence, the aforementioned light emitting device emits light with the almost same luminosity. [of the aforementioned light emitting device] For this reason, when the picture divided into the subfield compounds visually and

turns into a picture of the 1 field, the luminosity of the aforementioned light emitting device seems to be decided according to the luminescence period. For this reason, in this display, since the luminosity of the pixel in the same gradation can be mostly made regularity in every light emitting device, the high picture of picture grace can be displayed. Moreover, dispersion in the display to every display panel does not arise.

[0012] In addition, the 1st switch of the above can dope an impurity for example, to a gate insulator layer, and can use the memory transistor which enabled it to write data in the gate here. Moreover, the capacitor (capacitor) for holding the data for turning a transistor and this transistor on and off can also constitute the 1st switch of the above.

[0013] Moreover, the aforementioned predetermined voltage says the thing of the voltage of level which can impress voltage higher than the threshold to the aforementioned light emitting device, when for example, the 1st switch of the above is turned ON. Moreover, the gradation in this display means only the light and darkness of a picture.

[0014] In the above-mentioned display, the 1st switch of the above consists of transistors by which an on-off drive is carried out according to the data written in from the 2nd switch of the above, the on resistance of the aforementioned transistor is fully smaller than resistance

of the aforementioned light emitting device, and the off resistance of the aforementioned transistor makes it suitable to make it larger enough than resistance of the aforementioned light emitting device.

[0015] Here, the on resistance of the aforementioned transistor carries out to 1/10 or less [of resistance of for example, the aforementioned light emitting device], most voltage impressed to the aforementioned transistor and the aforementioned light emitting device is pressured partially by the aforementioned light emitting device, and it makes it sufficiently smaller than resistance of the aforementioned light emitting device at the grade which can disregard the on resistance of the aforementioned transistor. On the other hand, off resistance of the aforementioned transistor is made sufficiently larger than resistance of the aforementioned light emitting device so that the voltage pressured partially by the aforementioned light emitting device among the voltage impressed to the aforementioned transistor and the aforementioned light emitting device may turn into voltage below the threshold.

[0016] That is, even if some dispersion is in the property of the aforementioned transistor by setting up the on resistance and off resistance of the aforementioned transistor in this way, dispersion does not arise so much in the quantity of light to

which the aforementioned light emitting device emits light. For this reason, uniform picture grace can display a good picture.

[0017] the ratio of the aforementioned predetermined period which impresses the aforementioned predetermined voltage which the picture of the 1 aforementioned field is a picture of $2n$ gradation, the aforementioned image-processing means divides the 1 aforementioned field into n subfields in the above-mentioned display, and the n aforementioned subfields... boil the aforementioned voltage driving means, respectively, and can be set -- $20:21$: ... it can be referred to as $:2n-1$, and let n be one or more integers

[0018] In addition, the turn of n subfields which make the aforementioned light emitting device emit light in each amount of luminescence in this case is arbitrary.

[0019] Moreover, the aforementioned image-processing means shall have a picture determination means supply the data for turning the 2nd switch of the above on and off to each aforementioned subfield to the aforementioned data driving means with the value of each digit of the data which serve as an image transformation means change the picture for every aforementioned light emitting device in the inside of the aforementioned 1 field into the data which consist of two or more digits corresponding to each aforementioned subfield according to the

gradation from two or more aforementioned digits.

[0020] Thus, the picture of gradation can be displayed when the ratio of the aforementioned predetermined period which divides the 1 field into a subfield and impresses the aforementioned predetermined voltage is defined. Moreover, when the aforementioned image-processing means is constituted as mentioned above, it can ask for whether each light emitting device is made to emit light by which subfield easily.

[0021] Here, the data which the aforementioned picture determination means supplies shall be supplied to the aforementioned data driving means for a part for every aforementioned line in each subfield unit.

[0022] In addition, in the above-mentioned display, the aforementioned selection driving means shall choose the 1st line of the aforementioned matrix in the following subfield, after ending selection of the last line of the aforementioned matrix in a subfield and the aforementioned predetermined period when the aforementioned voltage driving means impress the aforementioned predetermined voltage to the electrode of another side of the aforementioned light emitting device or the other end of the 1st switch of the above expires.

[0023] Moreover, in the above-mentioned display, the selection period which

chooses the 1st line of the aforementioned matrix in the next subfield after the aforementioned selection driving means end selection of the last line of the aforementioned matrix in a subfield shall lap with the luminescence period of the pixel chosen as this last line partially at least.

[0024] In addition, the 1st line of the aforementioned matrix in a subfield says the thing of the line first chosen in the subfield, and the last line in a subfield says the thing of the line chosen at the end in the subfield, and does not necessarily mean the 1st line and the last line in the aforementioned display panel.

[0025] In the above-mentioned display, the electrode of each aforementioned another side of two or more aforementioned light emitting devices is each line unit of the aforementioned matrix, and makes it suitable to have been formed in common by the same width of face as the aforementioned line writing direction.

[0026] Thus, by forming the electrode of aforementioned another side of the aforementioned light emitting device, resistance can be made low rather than wiring ties the electrode of aforementioned another side of a line writing direction. Thereby, distance can impress the voltage of the almost same level also as the electrode of short aforementioned another side also for the electrode of aforementioned another side

where the distance from the aforementioned voltage driving means is long. For this reason, it cannot be concerned with the merits and demerits of the distance from the aforementioned voltage driving means, but each aforementioned light emitting device can emit the light of the almost same luminosity.

[0027] In the above-mentioned display, two or more aforementioned light emitting devices shall consist of the red, the green, and three kinds of light emitting devices that emit a blue light arranged in predetermined sequence at the aforementioned matrix, respectively.

[0028] Thus, a full color picture can be displayed on the above-mentioned display by arranging three kinds of light emitting devices in predetermined sequence.

[0029] In the above-mentioned display, each aforementioned light emitting device makes it suitable to be constituted by organic electroluminescent element.

[0030] That is, organic electroluminescent element is because light can fully be emitted even if the period which impresses voltage predetermined [in a subfield / aforementioned] is short, since the response characteristic is good.

[0031] In order to attain the above-mentioned purpose, moreover, the drive method of the display concerning the 2nd viewpoint of this invention Two or more light emitting devices arranged

in the shape of a matrix, and two or more 1st switches on which the end is connected to one [each] electrode of these light emitting devices, respectively, It has the 2nd switch which turns each of these 1st switches on and off. Reference voltage is impressed to either the electrode of another side of two or more aforementioned light emitting devices, or the other ends of two or more 1st switches of the above. Another side of the electrode of another side of two or more aforementioned light emitting devices or the other ends of two or more 1st switches of the above is the drive method of display of having the display panel connected for every line. The image-processing step which divides the picture of the 1 field displayed on the aforementioned display panel into the picture of two or more subfields which consist of pictures of each gradation according to the gradation of the picture in 1 field, The selection drive step which chooses the 2nd switch of the above one by one, and switches on for every line of the aforementioned matrix, The data drive step which outputs the data for turning the 1st switch of the above on and off to the 2nd switch of the above chosen as each subfield according to the picture for every subfield divided at the aforementioned image-processing step, It is characterized by including the voltage drive step which impresses the predetermined voltage predetermined

during the period set to another side of the electrode of another side of two or more aforementioned light emitting devices, or the other ends of two or more 1st switches of the above for every aforementioned subfield.

[0032] The data for turning the 1st switch of the above on and off have determined luminescence / un-emitting light for every subfield according to the gradation in the 1 field. [of the aforementioned light emitting device] And in the aforementioned voltage drive step, the luminescence brightness (period of luminescence) of the aforementioned light emitting device is controlled for every subfield by controlling the period which impresses the predetermined voltage set to another side of the other ends of the electrode of another side of two or more aforementioned light emitting devices or two or more 1st switches which are connected for every line for every subfield. For this reason, the picture divided into the subfield turns into a picture of the 1 field compounded visually, and the luminosity of the aforementioned light emitting device is determined by the sum total of the luminescence brightness in the 1 field. That is, by the drive method of this display, since gradation control can be carried out only by turning on and off the 1st switch of the above, and the 2nd switch of the above, the luminosity of the pixel in the same gradation can be mostly

made regularly, without being substantially influenced [in / a light emitting device / no] by the variation in the electrical property of the 1st switch of the above, and the 2nd switch of the above. Therefore, according to the drive method of this display, the high picture of picture grace can be displayed.

[0033]

[Embodiments of the Invention]

Hereafter, the form of operation of this invention is explained with reference to an accompanying drawing.

[0034] In the form of this operation, by dividing into four subfields the period of the 1 field which is the period which displays the picture of one frame substantially, and setting the luminescence period in each subfield to 1:2:4:8 explains as an example organic EL display which displays 16 gradation.

[0035] Drawing 1 is the block diagram showing the composition of organic EL display of the gestalt of this operation. This organic EL display consists of organic EL panel 1, a controller 2, a gate driver 3, a drain driver 4, and a common driver 5 so that it may illustrate.

[0036] Each pixel of organic EL panel 1 consists of organic EL element 11, a transistor 12 for a drive, a transistor 13 for selection, and a capacitor C_p , as shown in the representative circuit schematic in drawing.

[0037] Organic EL element 11 is a light emitting device which emits light by

impressing the voltage more than a threshold between anode-cathodes. If the voltage more than a threshold is impressed between the anode-cathodes of organic EL element 11, current will flow organic EL layer mentioned later, and organic EL element 11 will emit light. Organic EL element 11 is arranged in the shape of a matrix in order of predetermined [to the organic EL panel 1 top] in red (R), green (G), and the thing that emits the light of each blue (B) color.

[0038] The transistor 12 for a drive consists of memory TFT of an n channel. The gate of the transistor 12 for a drive is connected to the source of the transistor 13 for selection, a drain is connected to the cathode electrode of organic EL element 11, and the source is grounded (0V). The transistor 12 for a drive is used as a switch which turns on and off the power supplied to organic EL element 11. The gate of the transistor 12 for a drive holds the driving signal supplied from the drain driver 4 mentioned later.

[0039] When a common signal is impressed to organic EL element 11 from the common driver 5 which mentions the transistor 12 for a drive later, an on resistance becomes sufficiently smaller than resistance of organic EL element 11 (1/10 or less [for example, 1], and off resistance has the property which becomes larger enough than resistance of organic EL element 11 (for example, 10 or more times). For this reason, when the

transistor 12 for a drive turns on, most voltage outputted from the common driver 5 is pressured partially by organic EL element 11, and it is not concerned with dispersion in the property of the transistor 12 for a drive, but organic EL element 11 emits the light of the almost same quantity of light. On the other hand, when the transistor 12 for a drive turns off, most voltage outputted from the common driver 5 is pressured partially between the source drains of the transistor 12 for a drive, the voltage more than a threshold is not impressed to organic EL element 11, and organic EL element 11 does not emit light.

[0040] The transistor 13 for selection consists of TFT of an n channel. The drain is connected to the drain line DL prepared in every [of organic EL panel 1] train (lengthwise [of drawing D] at the gate line GL by which the gate of the transistor 13 for selection was established in every [of organic EL panel 1] line (longitudinal direction of drawing). Moreover, the source is connected to the gate of the transistor 12 for a drive. The transistor 13 for selection is used as a switch which turns on and off supply to the gate of the transistor 12 for a drive of the driving signal from the drain driver 4 mentioned later.

[0041] Capacitor Cp carries out 1 subfield period maintenance of the driving signal supplied from the drain driver 4 mentioned later at least. The driving

signal which Capacitor Cp holds is used in order to turn the transistor 12 for a drive on and off, and it forms the switch for making organic EL element 11 emit light with Capacitor Cp and the transistor 12 for a drive.

[0042] Hereafter, the structure of organic EL panel 1 is explained in detail. Drawing 2 is drawing showing superficially the composition for 1 pixel of organic EL panel 1, and drawing 3 is the A-A line cross section of drawing 2. As shown in these drawings, organic EL panel 1 is constituted by forming organic EL element 11, the transistor 12 for a drive, and the transistor 13 for selection on a glass substrate 14.

[0043] If it explains concretely, pattern formation of the gate line GL which consists of gate metal films which consist of aluminum on a glass substrate 14, the gate line GL, gate electrode 13a of the transistor 13 for selection formed at one, and the gate electrode 12a of the transistor 12 for a drive is carried out. On the gate electrode GL, gate electrode 13a, and gate electrode 12a, oxide-film-on-anode 14a is formed. Furthermore, on oxide-film-on-anode 14a on gate electrode 12a, gate insulator layer 14b which becomes by the silicon nitride is formed.

[0044] On gate insulator layer 14b of a gate electrode 13a top, 13d of semiconductor layers which become by the amorphous silicon is formed. Blocking

layer 13e is formed in the center on 13d of semiconductor layers, and 13f of ohmic layers is formed in the both sides. And drain electrode 13b of the data line DL and really formed transistor 13 for selection carries out a laminating, and is formed in 13f of ohmic layers. On the other hand, source electrode 13c of the transistor 13 for selection carries out a laminating to 13f of ohmic layers, and is formed in the opposite side. Thus, the transistor 13 for selection is formed. In addition, source electrode 13c of the transistor 13 for selection is connected to gate electrode 12a of the transistor 12 for selection through contact hole 15b prepared in layer insulation film 14c.

[0045] On gate insulator layer 14a of a gate electrode 12a top, 12d of semiconductor layers which become by the amorphous silicon is formed. Blocking layer 12e is formed in the center of 12d of semiconductor layers, and 12f of ohmic layers is formed in the both sides. And source electrode 12b of the reference voltage line SL and really formed transistor 12 for a drive carries out a laminating, and is formed in 12f of ohmic layers. On the other hand, drain electrode 12c of the transistor 12 for a drive carries out a laminating to 13f of ohmic layers, and is formed in the opposite side. Thus, the transistor 12 for a drive is formed. In addition, the reference voltage line SL is grounded and the voltage of 0V is impressed.

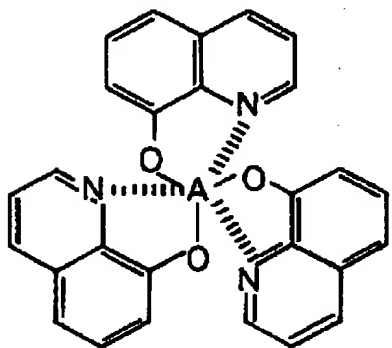
[0046] On the transistor 12 for a drive formed as mentioned above, and the transistor 13 for selection, layer insulation film 14c is formed except for contact hole 15a formed in the edge of drain electrode 12c of the transistor 12 for a drive. On layer insulation film 14c, pattern formation of the cathode electrode 11a of the visible light reflex nature which consists of MgIn (Magnesium Indium) is carried out. Cathode electrode 11a is connected with drain electrode 12c of the transistor 12 for a drive through contact hole 15a. On cathode electrode 11a, organic EL layer 11b which has two or more luminous layers which emit light in each color of R, G, and B is formed by predetermined arrangement at the shape of a matrix. And two or more anode electrode 11c which consists of ITO (Indium-Tin Oxide) which continued and extended to the pixel field of the line writing direction of a matrix corresponding to each gate line GL, respectively, covered the pixel field of the direction of a train, estranged mutually and was prepared on organic EL layer 11b at the same width of face is formed. Thus, organic EL element 11 is formed. Moreover, the capacitor Cp constituted by the reference voltage line SL, gate insulator layer 14b, and gate electrode 12a for every pixel is formed.

[0047] Organic EL layer 11b of organic EL element 11 for R consists of an electronic transportability luminous layer

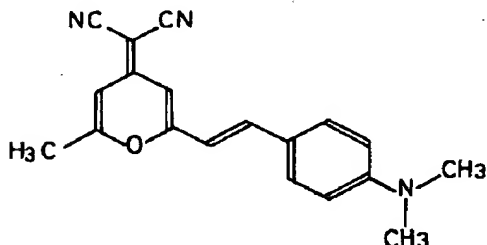
formed in the cathode electrode 11a side, and an electron hole transporting bed formed in the anode electrode 11c side.

[0048] DCM-1 shown in Alq3 which shows an electronic transportability luminous layer to ** 1 at ** 2 is distributed.

[Formula 1]

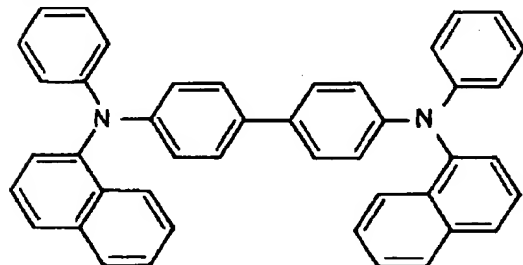


[Formula 2]



[0049] An electron hole transporting bed consists of alpha-NPD shown in ** 3.

[Formula 3]



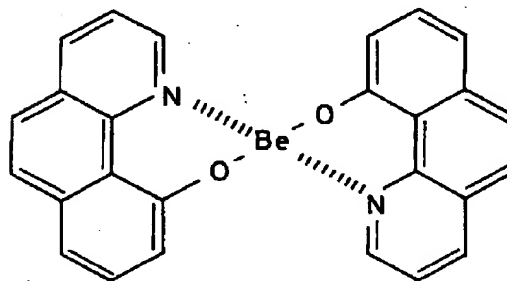
[0050] In addition, although Alq3 used for the electronic transportability luminous

layer absorbs the energy accompanying the reunion of an electron and an electron hole and generates a green light when luminescent material is not included in others, by distributing DCM-1 in Alq3, DCM-1 absorbs the energy accompanying the reunion of an electron and an electron hole, and it generates a red light.

[0051] Organic EL layer 11b of organic EL element 11 for G consists of an electronic transportability luminous layer formed in the cathode electrode 11a side, and an electron hole transporting bed formed in the anode electrode 11c side.

[0052] An electronic transportability luminous layer consists of Bebq2 shown in ** 4.

[Formula 4]



[0053] An electron hole transporting bed consists of the same alpha-NPD as the electron hole transporting bed of organic EL layer 11b for R. In organic EL element 11 for G, Bebq2 of an electronic transportability luminous layer absorbs the energy accompanying the reunion of an electron and an electron hole, and a green light is generated.

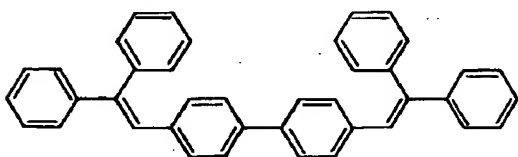
[0054] Organic EL layer 11b of organic

EL element 11 for B consists of a luminous layer formed between the electronic transporting bed formed in the cathode electrode 11a side, the electron hole transporting bed formed in the anode electrode 11c side, and an electronic transporting bed and an electron hole transporting bed.

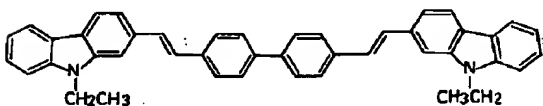
[0055] An electronic transporting bed consists of Alq3 used for the electronic transportability luminous layer of organic EL layer 11b for R. An electron hole transporting bed consists of the same alpha-NPD as the object for R, and the electron hole transporting bed of organic EL layer 11b for G.

[0056] A luminous layer consists of DPVBi shown in 96% of the weight of ** 5, and BCzVBi shown in 4% of the weight of ** 6.

[Formula 5]



[Formula 6]



[0057] In addition, in organic EL layer 11b of organic EL element 11 for B, it becomes the luminous layer which the recombination field of an electron and an electron hole becomes from DPVBi and

BCzBi. DPVBi and BCzBi absorb the energy accompanying the reunion of the electron and electron hole in this luminous layer, and a blue light is generated.

[0058] Drawing 4 is the block diagram showing the composition of the controller 2 of drawing 1. A controller 2 consists of R, G, B extraction circuit 2a, A/D-converter 2b, amendment circuit 2c, 2d of table storage sections, picture signal storage section 2e, 2f of flashing caution signal output sections, 2g of synchronizing signal extraction circuits, crystal pulse oscillator 2i, reference clock generation circuit 2j, gate control signal generation circuit 2k, 2l of drain control signal generation circuits, and 2m of common control signal generation circuits so that it may illustrate.

[0059] The video signal supplied from the outside is inputted into a controller 2 in R, G, B extraction circuit 2a, and 2g of synchronizing signal extraction circuits. 2g of synchronizing signal extraction circuits extracts a horizontal synchronizing signal and a vertical synchronizing signal from a video signal. R, G, and B extraction circuit 2a extract the picture signal of red (R), green (G), and blue (B) from the luminance signal and color-difference signal in a video signal in predetermined sequence based on the horizontal synchronizing signal and vertical synchronizing signal which 2g of synchronizing signal extraction

circuits extracted. Reference clock generation circuit 2j generates the reference clock signal CLK for measuring 1 level period of one subfield based on the system clock which crystal pulse oscillator 2i sent.

[0060] A/D-converter 2b changes the picture signal which R, G, and B extraction circuit 2a extracted into the digital signal expressed in a binary digit. Amendment circuit 2c amends the value of the picture signal by which digital conversion was carried out by A/D-converter 2b according to the amount of luminescence of each organic EL element of R, G, and B, a gamma property, etc. with reference to the translation table stored in 2d of table storage sections.

[0061] Picture signal storage section 2e saves the picture signal for one frame amended by amendment circuit 2c temporarily. The picture signal memorized by picture signal storage section 2e It is the signal shown in the binary digit of 4 figures. among the signals for one frame The 1st line, A part for the 1st subfield equivalent to the 2nd line, ..., the 1st figure of the n-th line is read into 2f of flashing caution signal output sections for every line in order of the 1st line, the 2nd line, ..., the n-th line based on the clock timing which reference clock generation circuit 2j generated. Subsequently, a part for the 2nd subfield equivalent to the 1st line, the 2nd line, ..., the 2nd figure of the n-th line is read into

2f of flashing caution signal output sections for every line in order of the 1st line, the 2nd line, ..., the n-th line. Finally, a part for the 4th subfield equivalent to the 1st line, the 2nd line, ..., the 4th figure of the n-th line is read into 2f of flashing caution signal output sections for every line in order of the 1st line, the 2nd line, ..., the n-th line. It is shown that the picture of the pixel is brighter as the value of a picture signal is large. That is, in this organic EL display, gradation is 0 to 15, and it changes the display from dark to Ming as gradation is set to 15 from 0.

[0062] 2f of flashing caution signal output sections determines whether organic EL element 11 of the pixel is made to emit light in each subfield according to the gradation value of the picture signal memorized by picture signal storage section 2e, and they output the flashing caution signal IMG for a part for every line to predetermined timing based on the reference clock supplied from reference clock generation circuit 2j. That is, when the digit to which a flashing caution signal IMG corresponds as an OFF signal when the digit corresponding to each subfield of the picture signal of each pixel is "0" is "1", a flashing caution signal IMG is outputted to the drain driver 4 as an ON signal. The relation between gradation and each subfield is shown in Table 1.

[Table 1]

階調	2進表現	選択昇光の有無			
		第4サブフレーム	第3サブフレーム	第2サブフレーム	第1サブフレーム
0	0000	×	×	×	×
1	0001	×	×	×	○
2	0010	×	×	○	×
3	0011	×	×	○	○
4	0100	×	○	×	×
5	0101	×	○	×	○
6	0110	×	○	○	×
7	0111	×	○	○	○
8	1000	○	×	×	×
9	1001	○	×	×	○
10	1010	○	×	○	×
11	1011	○	×	○	○
12	1100	○	○	×	×
13	1101	○	○	×	○
14	1110	○	○	○	×
15	1111	○	○	○	○

[0063] Gate control signal generation circuit 2k generates the gate control signal GCONT based on the horizontal synchronizing signal which 2g of synchronizing signal extraction circuits extracted and a vertical synchronizing signal, and the reference clock which reference clock generation circuit 2j generated. The gate control signal GCONT which gate control signal generation circuit 2k generated is supplied to a gate driver 3.

[0064] 2l. of drain control signal generation circuits generates the drain control signal DCONT based on the horizontal synchronizing signal which 2g of synchronizing signal extraction circuits extracted and a vertical synchronizing signal, and the reference clock which reference clock generation circuit 2j generated. The drain control signal

DCONT includes the start signal, change signal, and output enable signal which are mentioned later. The drain control signal DCONT which 2l. of drain control signal generation circuits generated is supplied to the drain driver 4.

[0065] 2m of common control signal generation circuits generates the common control signal CCONT based on the horizontal synchronizing signal which 2g of synchronizing signal extraction circuits extracted and a vertical synchronizing signal, and the reference clock which reference clock generation circuit 2j generated. The common control signal CCONT which 2m of common control signal generation circuits generated is supplied to the common driver 5.

[0066] The gate driver 3 of drawing 1 outputs selection signals X1-Xn according to the gate control signal GCONT supplied from gate control signal generation circuit 2k. To the same timing, only any one becomes active and selection signals X1-Xn choose one gate line GL of organic EL panels 1. Selection signals X1-Xn are impressed to the gate of the transistor 13 for selection connected to the selected gate line GL by this, and the transistor 13 for selection turns on.

[0067] The drain driver 4 consists of a shift register 41, latch circuits 42 and 43, and a level-conversion circuit 44, as shown in drawing 6. Whenever 1 (high-level signal) is set to the first bit by the start signal in the drain control signal

DCONT supplied from 2l. of drain control signal generation circuits and the shift signal in the drain control signal DCONT is supplied, the bit shift of the shift register 41 is carried out.

[0068] A latch circuit 42 consists of latch circuits of the number of bits of a shift register 41, and the corresponding number, and latches the flashing caution signal IMG supplied to the latch circuit corresponding to the bit used as 1 of a shift register 41 from 2f of flashing caution signal output sections. When the flashing caution signal IMG for one line in 1 subfield is latched to a latch circuit 42, according to the change signal in the drain control signal DCONT, the flashing caution signal IMG is latched to the latch circuit 43 of the next step. And a latch circuit 42 latches the flashing caution signal IMG of the following line.

[0069] The level-conversion circuit 44 outputs the driving signals Y1-Yn of a predetermined voltage level to the drain line DL of organic EL panel 1 according to the flashing caution signal IMG latched to the latch circuit 43 based on the output enable signal in the drain control signal DCONT. The driving signals Y1-Yn outputted from the level-conversion circuit 44 are accumulated at gate 12a of the transistor 12 for a drive, and make the transistor 12 for a drive turn on.

[0070] The common driver 5 of drawing 1 generates the common signals Z1-Zn impressed to anode electrode 11c of

organic EL element 11 based on the common control signal CCONT supplied from 2m of common control signal generation circuits. This signal is binary [of turning on and off], and is impressed to anode electrode 11c of organic EL element 11 for every line through the common line CL. This ON state voltage impressed is fully larger than the threshold voltage of organic EL element 11. And when the transistor 12 for a drive is turned on, the voltage with which the luminescence brightness of organic EL element 11 is saturated is impressed between anode electrode 11c of organic EL element 11, and cathode electrode 11a. Since most voltage of the common signals Z1-Zn is pressured partially by the transistor 12 for a drive, the voltage impressed on the other hand between anode electrode 11c of organic EL element 11 and cathode electrode 11a when the transistor 12 for a drive is turned off will become smaller than the threshold voltage of organic EL element 11.

[0071] Hereafter, operation in the period which displays one frame of organic EL display of the form of this operation is explained. A/D conversion of R and G from which R, G, and B signal were extracted to predetermined timing in R, G, and B extraction circuit 2a, and the B signal is carried out by A/D-converter 2b, and after amendment of a gamma correction etc. is given by amendment circuit 2c, they are memorized by picture

signal storage section 2e. The picture signal memorized by picture signal storage section 2e is expressed by the binary digit of 4 figures as mentioned above. Moreover, when the data of digital signals, such as a personal computer, are supplied instead of a video signal, direct amendment circuit 2c is supplied.

[0072] On the other hand, gate control signal generation circuit 2k, 2l of drain control signal generation circuits, and 2m of common control signal generation circuits generate the gate control signal GCONT, the drain control signal DCONT, and the common control signal CCONT based on the horizontal synchronizing signal which 2g of synchronizing signal extraction circuits extracted, a vertical synchronizing signal, and the reference clock CLK which reference clock generation circuit 2j generated, respectively.

[0073] Operation in the 1st subfield is explained with reference to drawing 7. 2f of flashing caution signal output sections reads in order the 1st figure (rightmost digit) of the picture signal for one frame memorized by picture signal storage section 2e according to the reference clock CLK which reference clock generation circuit 2j generated, and they output it to the drain driver 4 as a flashing caution signal IMG. Timing is doubled with the output of the flashing caution signal IMG from 2f of this flashing caution signal output section, and 2l of drain control

signal generation circuits outputs a start signal to the drain driver 4.

[0074] In the drain driver 4, if a start signal is supplied to a shift register 41, 1 will be set to the bit of the beginning of a shift register 41. And whenever the shift signal in the drain control signal DCONT is inputted, the bit shift of the shift register 41 is carried out. While the shift register 41 carries out the bit shift, the latch circuit 42 latches the flashing caution signal IMG of the 1st subfield from 2f of flashing caution signal output sections sequentially from the 1st line. The flashing caution signal IMG for one line of the 1st subfield latched to the latch circuit 42 is latched to the 2nd step of latch circuit 43 by the change signal in the drain control signal DCONT. Next, the drain driver 4 incorporates the flashing caution signal IMG after the 2nd line by same operation. The drain driver 4 incorporates the flashing caution signal IMG of the 2nd subfield one by one, after ending the incorporation of the flashing caution signal IMG of the n-th line of the 1st subfield.

[0075] A gate driver 3 outputs one period of the reference clock signal CLK, and a selection signal X1 to the gate line GL of the 1st line first based on the gate control signal GCONT from gate control signal generation circuit 2k. Thereby, the transistor 13 for selection connected to the gate line GL of the 1st line turns on. At this time, the output enable signal in a

drain control signal is supplied to the level-conversion circuit 44 of the drain driver 4, and the driving signals Y1-Yn of predetermined voltage according to the flashing caution signal IMG latched to the latch circuit 43 are outputted to the drain line DL of each train from the level-conversion circuit 44. Then, driving signals Y1-Yn are written in gate 12a of the transistor 12 for the drive of the 1st line within the period when the selection signal X1 is outputted.

[0076] The transistor 12 for the drive of the 1st line is turned on when driving signals Y1-Yn are high-level, and when driving signals Y1-Yn are low level, it is turned off. if selection of the gate line GL of the 1st line is ended -- the common driver 5 -- the common control signal CCONT from 2m of common control signal generation circuits -- being based -- the common line CL of the 1st line -- the common signal Z1 -- 1 period (the 1 common signal period) output of the reference clock signal CLK -- it carries out

[0077] Here, when the transistor 12 for a drive is ON, the on resistance becomes smaller enough than resistance of organic EL element 11, and the predetermined voltage more than a threshold is impressed to inter-electrode [of organic EL element 11]. By this, the current according to the level of voltage flows to organic EL layer 11b of organic EL element 11, and organic EL element 11

emits light. And after the output of a flashing caution signal Z1 is completed, the voltage impressed to inter-electrode [of organic EL element 11] is set to 0V, and luminescence of an organic EL element is completed. namely, the luminescence period of each pixel in the 1st subfield period -- the -- it is determined by the length of 1 common signal period On the other hand, when the transistor 12 for a drive is OFF, the off resistance becomes larger enough than resistance of an organic EL element, and the voltage more than a threshold is not impressed to inter-electrode [of organic EL element 11]. For this reason, organic EL element 11 does not emit light. [0078] While the common signal Z1 is outputted to the common-line CL of the 1st line, a gate driver 2 chooses the gate line GL of the 2nd line. Then, the driving signals Y1-Yn of the 2nd line are similarly written in gate 12a of the transistor 12 for a drive. Organic EL element 11 is made to emit light similarly hereafter. And an end of the output of the gate signal Xn to the gate line GL of the last line (the n-th line) ends the 1st write-in period of the 1st subfield. As mentioned above, in the 1st subfield, organic EL element 11 whose 1st figure of a picture signal is 1 emits light according to the length of 1 reference clock period (the 1 common signal period), and organic EL element 11 whose 1st figure of a picture signal is 0 does not emit light.

[0079] Next, operation in the 2nd subfield is explained. The selection signal X1 to the gate line GL of the 1st line in the 2nd subfield is outputted after the output end of the selection signal Xn of the n-th line of the 1st write-in period. this time -- the [of the n-th line] -- 1 common signal period may be straddling the 2nd write-in period That is, the 1st luminescence period of the 1st subfield may lap with the 2nd write-in period partially.

[0080] Operation in the 2nd subfield is almost the same as the case of the 1st subfield. However, 2f of flashing caution signal output sections outputs the 2nd figure (the 2nd figure of the low rank) of the picture signal memorized by picture signal storage section 2e as a flashing caution signal IMG. Moreover, from the common driver 5, after a gate driver 3 outputs [the common signals Z1-Zn] selection signals X1-Xn, respectively, the voltage of the 1st subfield of 2 reference clock periods (the 2 common signal periods) and this potential is outputted to the common line CL. although it depends on the luminescence brightness around unit time, and the product of luminescence time for the brightness on the appearance which emits light during [each] the common signal -- the -- 2 common signal periods -- the -- the brightness on the appearance when emitting light during 2 common signals -- the -- if set as time which serves as double precision of the brightness on the

appearance which emits light during 1 common signal, it does not need to unite during the reference clock

[0081] For this reason, in the 2nd subfield, organic EL element 11 whose 2nd figure of a picture signal is 1 carries out 2 reference clock period luminescence, and organic EL element 11 whose 2nd figure of a picture signal is 0 does not emit light.

[0082] Next, operation in the 3rd subfield is explained. The selection signal X1 to the gate line GL of the 1st line in the 3rd subfield is outputted after the output end of the selection signal Xn of the n-th line of the 2nd write-in period. this time -- the [of the n-th line] -- 2 common signal periods may be straddling the 3rd write-in period That is, the 2nd luminescence period of the 2nd subfield may lap with the 3rd write-in period partially.

[0083] Operation in the 3rd subfield is almost the same as the case of the 1st subfield. However, 2f of flashing caution signal output sections outputs the 3rd figure (the 3rd figure of the low rank) of the picture signal memorized by picture signal storage section 2e as a flashing caution signal IMG. Moreover, from the common driver 5, after a gate driver 3 outputs [the common signals Z1-Zn] selection signals X1-Xn, respectively, the voltage of the 1st subfield of 4 reference clock periods (the 2 common signal periods) and this potential is outputted to the common line CL. the -- 3 common

signal periods -- the -- the brightness on the appearance when emitting light during 3 common signals -- the -- if set as time which will be 4 times the brightness on the appearance which emits light during 1 common signal, it does not need to unite during the reference clock

[0084] For this reason, in the 3rd subfield, organic EL element 11 whose 3rd figure of a picture signal is 1 carries out 4 reference clock period luminescence, and organic EL element 11 whose 3rd figure of a picture signal is 0 does not emit light. [0085] Next, operation in the 4th subfield is explained. The selection signal X1 to the gate line GL of the 1st line in the 4th subfield is outputted after the output end of the selection signal Xn of the n-th line of the 3rd write-in period. this time -- the [of the n-th line] -- 3 common signal periods may be straddling the 4th write-in period That is, the 3rd luminescence period of the 3rd subfield may lap with the 4th write-in period partially.

[0086] Operation in the 4th subfield is almost the same as the case of the 1st subfield. However, 2f of flashing caution signal output sections outputs the 4th figure (most significant digit) of the picture signal memorized by picture signal storage section 2e as a flashing caution signal IMG. Moreover, from the common driver 5, after a gate driver 3 outputs [the common signals Z1-Zn] selection signals X1-Xn, respectively, the

voltage of the 1st subfield of during 8 reference clock periods (the 2 common signal periods) and this potential is outputted to the common line CL. the -- 4 common signal periods -- the -- the brightness on the appearance when emitting light during 4 common signals -- the -- if set as time which will be 8 times the brightness on the appearance which emits light during 1 common signal, it does not need to unite during the reference clock

[0087] For this reason, in the 4th subfield, organic EL element 11 whose 4th figure of a picture signal is 1 carries out 8 reference clock period luminescence, and organic EL element 11 whose 4th figure of a picture signal is 0 does not emit light. [0088] The picture divided and outputted to the above 1st - the 4th subfield is visually compounded by the after-image effect as a picture of one frame. At this time, organic EL element 11 which is the pixel whose gradation was 15 carries out 15 reference clock period luminescence in one frame. Organic EL element 11 whose gradation was 0 does not emit light at all in one frame. Only the reference clock [EL element / organic / 11 / of the pixel which was the middle gradation] period according to the gradation emits light. Thereby, each organic EL element 11 seems to emit light with the luminosity according to the gradation in one frame visually. And it seems that the light emitted from three kinds of organic EL

elements, R, G, and B, 11 is compounded visually again, and the full color picture is displayed on organic EL panel 1.

[0089] As explained above, with organic EL display of the form of this operation, it was indicating by gradation by carrying out pulse width control of the voltage impressed to anode electrode 11c connected to the common driver 5, using the transistor 12 for a drive as a switch for turning on and off. For this reason, even if dispersion is in the property of the transistor 12 for a drive, the quantity of light which organic EL element 11 of each pixel emits with the same gradation can be mostly made regularity. Therefore, this organic EL display becomes what has the high grace of the picture displayed. And dispersion in the display to every organic EL panel manufactured by the manufacturing process does not arise.

[two or more]

[0090] Moreover, in organic EL display of the gestalt of this operation, anode electrode 11c of organic EL element 11 was formed in common for every line, and luminescence of organic EL element 11 was started and terminated for every line with the common signals Z1-Zn from the common driver 5. For this reason, dispersion in a propagation delay is reduced and the organic EL panel 1 whole can be made to emit light uniformly compared with the method used for the plasma display panel which makes all pixels turn on all at once in 1 subfield.

Moreover, anode electrode 11c for every line can be made lower in resistance than wiring ***** by having formed anode electrode 11c in common for every line.

For this reason, with the common signals Z1-Zn from the common driver 5, it cannot be concerned with distance from the common driver 5, but the voltage level impressed to anode electrode 11c can be mostly made regularity, and each organic EL element 11 can emit the light of the almost same luminosity now.

[0091] Moreover, with the gestalt of this operation, the response characteristic makes the example organic EL display which used good organic EL element 11 as a light emitting device. Since organic EL element 11 has the good response characteristic, even if the period which impresses voltage to organic EL element 11 like the 1st subfield is short, sufficient quantity of light can be obtained. That is, it makes it suitable to apply this invention to organic EL display.

[0092] Moreover, since it progresses to operation of the following subfield in parallel to selection luminescence during [one] the selection luminescence of a subfield with the gestalt of this operation, it is dependent on a setup of a selection period, and an organic EL element can be made to emit light about a period to all of one frames at the maximum by the maximum brightness.

[0093] With the gestalt of the above-mentioned operation, although

selection signals X1-Xn were outputted after the ON output, as shown in drawing 8, the ON potential of the common signals Z1-Zn may output the ON output of the common signals Z1-Zn synchronizing with the ON output of selection signals X1-Xn, and may pile up partially the "on" period of the common signals Z1-Zn, and the "on" period of selection signals X1-Xn.

[0094] Moreover, as shown in drawing 9, you may make reverse connection between the anode electrode of organic EL element 11, and a cathode electrode. At this time, the common signals Z1-Zn shown in drawing 7 reverse polarity, and should just impress it to the cathode electrode of organic EL element 11.

[0095] Moreover, it is not restricted to what also shows the composition of organic EL panel 1 to drawing 2 and drawing 3. Drawing 10 is the representative circuit schematic for 1 pixel of the organic EL panel used for organic EL display of the form of other operations of this invention, and drawing 11 is the cross section showing the composition for 1 pixel of the organic EL panel of drawing 10. As shown in these drawings, 1 pixel of the organic EL panel of the form of other operations of this invention consists of organic EL element 51, a transistor 52 for a drive, a transistor 53 for selection, and a data-hold capacitor Cp.

[0096] The transistor 53 for selection

consists of a semiconductor layer 57 prepared on the gate insulator layer 56 prepared on 53g of gate electrodes connected to the gate line GL, and 53g of gate electrodes, and the gate insulator layer 56, 53d of drain electrodes connected to the drain line DL, and 53s of source electrodes.

[0097] The transistor 52 for a drive consists of a semiconductor layer 57 prepared on the gate insulator layer 56 prepared on 52g of gate electrodes connected to 53s of source electrodes of the transistor 53 for selection, and 52g of gate electrodes, and the gate insulator layer 56, 52d of drain electrodes connected to the common line CL, and 52s of source electrodes. 52d of drain electrodes of the transistor 52 for a drive is connected to the common line CL from the common driver 5 for every line, and 52s of source electrodes is connected to anode electrode 51c of organic EL element 51. And the driving signals Y1-Yn from the drain driver 4 are held at the data-hold capacitor Cp.

[0098] Moreover, organic EL element 51 is formed in the portion in which the transistor 52 for a drive, the transistor 53 for selection, and the data-hold capacitor Cp are not formed about each pixel in this organic EL panel. Organic EL element 51 consists of cathode electrode 51a which consists of anode electrode 51c which consists of ITO, organic EL layer 51b, and a light reflex nature metal of a low work

function. The common thing is not constituted for every line like the organic EL panel of the form of the above-mentioned operation, and anode electrode 51a is formed independently every organic EL element 51. All cathode electrode 51c is grounded.

[0099] Since the picture of one frame is divided during [two or more] the subfield and pulse width gradation control is performed also with the organic EL panel in this case by the drive method same with being shown in drawing 7 and drawing 8, a good gradation indication (multicolor display) can be given.

[0100] In addition, by this organic panel, as shown in drawing 11, anode electrode 51c is formed in the glass-substrate 55 side through the transparent insulator layer 56. Since this anode electrode 51c is constituted by transparent ITO, the light emitted by organic EL layer 51b penetrates the transparent glass substrate 55, and a picture is displayed.

[0101] Moreover, although anode electrode 51c shown in drawing 10 was connected to the transistor 52 for a drive and cathode electrode 11a was grounded, as shown in drawing 12, you may make this connection reverse. In this case, what is necessary is just to make negative polarity of the voltage impressed to the transistor 52 for a drive from a common driver.

[0102] In the form of the above-mentioned operation, each pixel of

organic EL panel 1 consisted of organic EL element 11, a transistor 12 for a drive which consists of TFT, a transistor 13 for selection, and a capacitor Cp. However, the composition of each pixel of an organic EL panel may use other switching elements, such as not only this but MIM, instead of the transistor 12 for a drive, and/or the transistor 13 for selection.

[0103] In the form of the above-mentioned operation, the level of the voltage which the source of the transistor 12 for a drive is grounded and is impressed to a source side was 0V. However, the voltage impressed to the source of the transistor 12 for a drive does not need to be 0V. For example, opposite polar voltage is applied to the source of the transistor 12 for a drive on the threshold voltage and this level of an organic EL element as reference voltage, and negative polar voltage may be outputted for positive polar voltage to a luminescence period from the common driver 5 in the period non-emitting light.

[0104] In the form of the above-mentioned operation, the display of 16 gradation had been obtained by dividing one frame into four subfields which set a selection period to 1:2:4:8. However, organic EL display of this invention can display the picture of the arbitrary numbers of gradation of three or more gradation. For example, it is [... What is necessary is to just be referred to

as $2n-1$ (n is one or more integers).] the ratio of a luminescence period [in / each subfield / in displaying $2n+1$ gradation, it divides one frame into n subfields, and] 1:2:4 : Moreover, based on the gradation of the pixel by which it was indicated by the binary, you should just determine whether selection luminescence of the pixel is carried out in each subfield like the form of the above-mentioned operation.

[0105] In the gestalt of the above-mentioned operation, the period [in / a subfield / in the direction of the subfield displayed late] which carries out selection luminescence was long.

However, the long sub fold of the period which carries out selection luminescence may be displayed first, and the long subfield of the period which carries out selection luminescence most may be displayed on the degree of the short subfield of the period which carries out selection luminescence most.

[0106] In the gestalt of the above-mentioned operation, it was displaying as it is, without thinning out the picture signal which divided one frame into the subfield. However, if the number of gradation of a display image becomes large in this invention, the period of selection luminescence of the organic EL element by the period of the writing of the data from a drain driver to the gate of the transistor for a drive and the common driver may not fully be

obtained. In such a case, a picture signal is thinned out based on a predetermined rule, and you may display on an organic EL panel. Moreover, you may divide one frame into two or more fields at this time.

[0107] In the gestalt of the above-mentioned operation, organic EL display which displays a full color picture was constituted by arranging organic EL element 11 which has the luminous layer of each color of R, G, and B on organic EL panel 1 in predetermined sequence. Thus, instead of using three kinds of organic EL elements, the light of the organic EL element which has the luminous layer which emits the white light containing all the light of R, G, and B, the organic EL element which emits the light of the light filter of three colors of R, G, and B or a predetermined wavelength region, and this predetermined wavelength region may be absorbed, and the optical conversion layer which emits light in three colors of R, G, and B, respectively may be used.

[0108] Moreover, the organic EL element which has the luminous layer of the same color can be arranged in the shape of a matrix, and it can use also for organic EL display which displays a monochrome picture by the shade of a color. In this case, what is necessary is just to extract a picture signal only based on the luminance signal in a video signal.

[0109] In the form of the above-mentioned operation, the case

where this invention was applied to organic EL display using the organic EL element as a light emitting device of each pixel was explained. However, this invention is applicable to display of all kinds with which each pixel consists of a transistor for selection, a transistor for a drive (and data-hold capacitor), and a light emitting device, such as inorganic EL display. In addition, when a light emitting device consists of alternating current drive type inorganic EL elements, you may reverse polarity for every frame.

[0110] In the form of the above-mentioned operation, among the picture signals for one frame memorized by picture signal storage section 2e, moreover, the 1st line, The amount of 2nd line, ..., 1st subfield equivalent to the 1st figure of the n-th line It is based on the timing of reference clock generation circuit 2j. The 1st line, the 2nd line, It is read for every part line for and the 2nd subfield which is read into 2f of flashing caution signal output sections for every line in order of the n-th line, and corresponds from the 1st line subsequently to the 2nd figure of the picture signal to the n-th line. A part for the 4th subfield which is finally equivalent to the 4th figure of the picture signal from the 1st line to the n-th line is read for every line. The data for one frame were set up so that a picture signal might be read, and 2f of flashing caution signal output sections outputted the on-off signal for every subfield of each

line based on the reference clock generation circuit according to the picture signal read one by one.

[0111] As shown in drawing 5, picture signal storage section 2e the picture signal of 4 figures for one frame on the other hand, to arithmetic circuit 2fc of 2f of flashing caution signal output sections Output for every [every line and] frame and the digit equivalent to the 1st, 2, 3, and 4 subfield is sifted out in the subframe memory 1, 2, 3, and 4 which corresponded, respectively. You may set up so that the sifted-out data may be outputted to readout-circuitry 2fr and the flashing caution signal IMG corresponding to each subfield of each line may be outputted to a drain driver one by one according to the reference clock of reference clock generation circuit 2j.

[0112] Moreover, with the above-mentioned operation form, although the voltage impressed to each common signal period was always fixed, you may impress voltage which is different in each common period.

[0113]

[Effect of the Invention] As explained above, according to this invention, it can indicate by gradation according to the difference of the period which makes a light emitting device emit light. For this reason, since the quantity of light which the light emitting device of each pixel of the same gradation emits can be mostly

made regularly, the high picture of picture grace can be displayed.

Furthermore, dispersion in the display to every display panel produced by the manufacturing process does not arise.

[two or more]

[0114] Moreover, in this invention, predetermined voltage is impressed to a light emitting device from voltage driving means by the end of the writing of data at least. For this reason, dispersion in the propagation delay in luminescence of each light emitting device is reduced, and the whole display panel can be made to emit light uniformly.

[0115] Moreover, by forming in common the electrode of the side to which the voltage from the voltage driving means of a light emitting device is impressed by the same width of face as the aforementioned line writing direction by each line unit, resistance can be made low rather than it connects each electrode with wiring. For this reason, it cannot be concerned with the merits and demerits of the distance from voltage driving means, but the voltage of the almost same level as the electrode of the aforementioned light emitting device can be impressed, and each light emitting device can emit the light of the almost same luminosity now.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the composition of organic EL display of the gestalt of operation of this invention.

[Drawing 2] It is drawing showing superficially the structure for 1 pixel of the organic EL panel of drawing 1.

[Drawing 3] It is the A-A line cross section of drawing 2.

[Drawing 4] It is the block diagram showing the example of composition of the controller of organic EL display of drawing 1.

[Drawing 5] It is the block diagram showing the example of composition of the controller of organic EL display of drawing 1.

[Drawing 6] It is the block diagram showing the composition of the drain driver of organic EL display of drawing 1.

[Drawing 7] It is the timing chart which shows operation in one in organic EL display of the gestalt of operation of this invention.

[Drawing 8] It is the timing chart which shows other operation in one in organic EL display of the form of operation of this invention.

[Drawing 9] It is the block diagram showing the composition of organic EL display of the form of other operations of this invention.

[Drawing 10] It is the block diagram showing the composition of organic EL display of the form of other operations of this invention.

[Drawing 11] It is the cross section showing the composition for 1 pixel of the organic EL panel of drawing 10.

[Drawing 12] It is the block diagram showing the composition of organic EL display of the form of other operations of this invention.

[Drawing 13] It is the representative circuit schematic for 1 pixel of the organic EL panel used for organic EL display of the conventional example.

[Drawing 14] It is the property view of the transistor for a drive used for the organic EL panel of drawing 13.

[Description of Notations]

1 ... An organic EL panel, 2 ... A controller, 2 a...R, G, B extraction circuit, 2b [... Table storage section,] ... An A/D converter, 2c ... An amendment circuit, 2d 2e [... Synchronizing signal extraction circuit,] ... The picture signal storage section, 2f ... The flashing caution signal output section, 2g 2i [... Gate control signal generation circuit,] ... A crystal pulse oscillator, 2j ... A reference clock generation circuit, 2k 2l ... A drain control signal generation circuit, 2m ... Common control signal generation circuit, 3 [... Common driver,] ... A gate driver, 4 ... A drain driver, 5 11 [... Organic EL layer,] ... An organic EL element, 11a ... A cathode electrode, 11b 11c [... Gate electrode,] ... An anode electrode, 12 ... The transistor for a drive, 12a 12b [... The transistor for selection,] ... A source electrode, 12c ... A drain electrode, 13 13a

[... Source electrode,] ... A gate electrode, 13b ... A drain electrode, 13c 41 [... Latch circuit,] ... A shift register, 42 ... A latch circuit, 43 44 [... Anode electrode,] ... A level-conversion circuit, 51 ... An organic EL element, 51a 51b [... The transistor for a drive, 53 / ... The transistor for selection, Cp / ... A capacitor, GL / ... A gate line, DL / ... A drain line, CL / ... A common line, SL / ... Reference voltage line] ... Organic EL layer, 51c ... A cathode electrode, 52